سازمان سما

وابسته به دانشگاه آزاد اسلامی

دانشگاه سما واحد حاجی آباد

حل مسئله

معماری کامپیوتر

منبع : معماری کامپیوتر-منوچهر بابایی

WWW.HREZAPOUR.IR

حمیدرضا رضاپور

معماری کامپیوتر

درس پنجم: واحد کنترل

WWW.HREZAPOUR.IR

(واحدکنترل)

- وظیفه واحد کنترل در یک سیستم ،تولید و بکارگیری یکسری ریز اعمال و سیگنال های کنترلی است.
- واحد کنترل سخت افزاری: اگر سیگنال های کنترلی توسط مدارهای منطقی و سخت افزار تولید شوند می گوییم کنترل سخت افزاری(سیم بندی شده) است.
- واحد کنترل ریز برنامه نویسی شده: در این روش از یکسری ریزاعمال در حافظه کنترل استفاده می شود که یک روش سیستماتیک می باشد.

WWW.HREZAPOUR.IR

(کلمه کنترل)

- کلمه کنترل مجموعه از صفر و یک ها است که مشخص کننده یک ریزدستور می باشد.
- هر ریز دستور در حافظه کنترل مشخص کننده یک یا چند ریزعمل برای سیستم است.
- مجموعه ای از ریزدستورالعمل ها،ریزبرنامه را تشکیل می دهند.
- با توجه به اینکه حافظه کنترل نیازی به تغییر ندارد،لذا میتواند در یک حافظه فقط خواندنی قرار بگیرد.
- در ریزبرنامه نویسی دینامیک،این امکان وجود دارد که ریزبرنامه ابتدا از طریق یک حافظه جانبی به حافظه کنترل بار شود.و در این روش امکان نوشتن در حافظه کنترل وجود دارد.و درصورتی که نیاز باشد در حافظه کنترل تغییر ایجاد کنیم، از این نوع کنترل استفاده می شود.

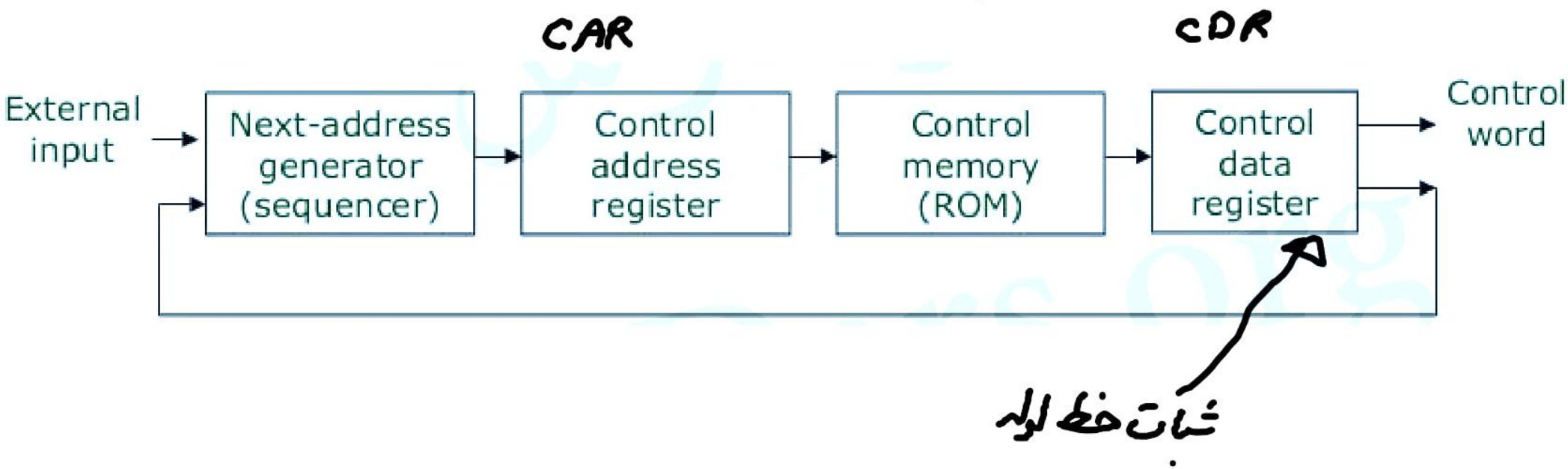
- حافظه اصلی با حافظه کنترل فرق دارد.
- در کنترل ریزبرنامه نویسی شده،دو نوع حافظه در سیستم وجود دارد:

۱-حافظه اصلی

۲-حافظه کنترل

- هردستورالعمل موجود در حافظه اصلی،برای واکشی،محاسبه آدرس موثر و اجرا نیازمند اجرای رشته ای از ریزدستورات موجود در حافظه کنترل است.

(ساختار کنترل ریزبرنامه نویسی شده)



WWW.HREZAPOUR.IR

- **CAR**: آدرس ریز دستورات در حافظه کنترل را مشخص می کند.در واقع معادل ثبات**AR** درحافظه اصلی است.
- **CDR** : ثبات داده کنترل است که ریز دستورخوانده شده از حافظه کنترل در آن قرار می گیرد.
- **CDR** ریز دستورفعلی را در خود ذخیره میکند و بطور همزمان آدرس ریزدستور بعدی محاسبه و خوانده می شود،به همین دلیل به آن ثبات خط لوله نیز می گویند.
- مولد آدرس بعدی(**Sequencer**): تولیدکننده آدرس ریزدستور بعدی در حافظه کنترل است.

(تولیدآدرس ریزدستور بعدی)

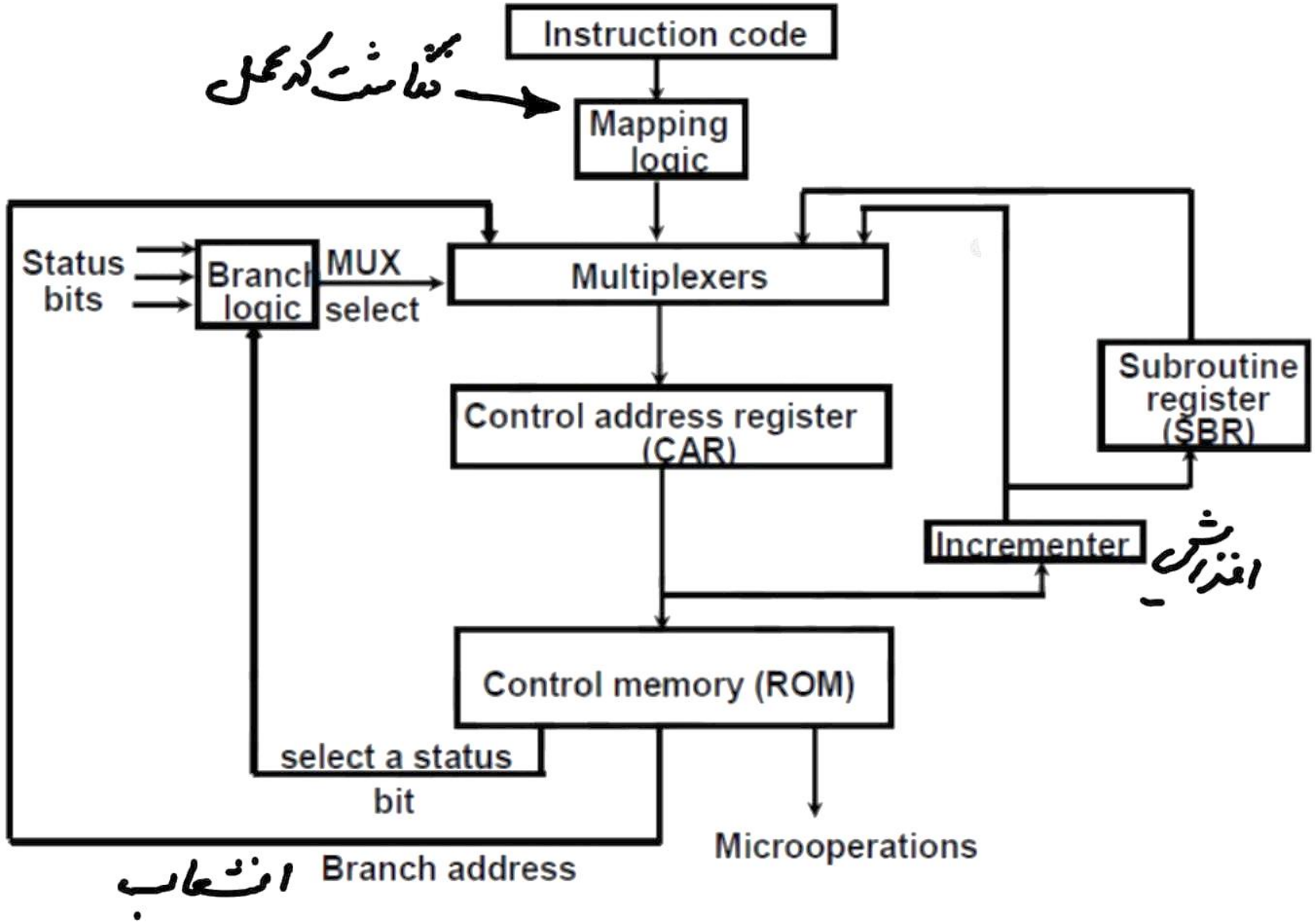
۱-جمع CAR با یک

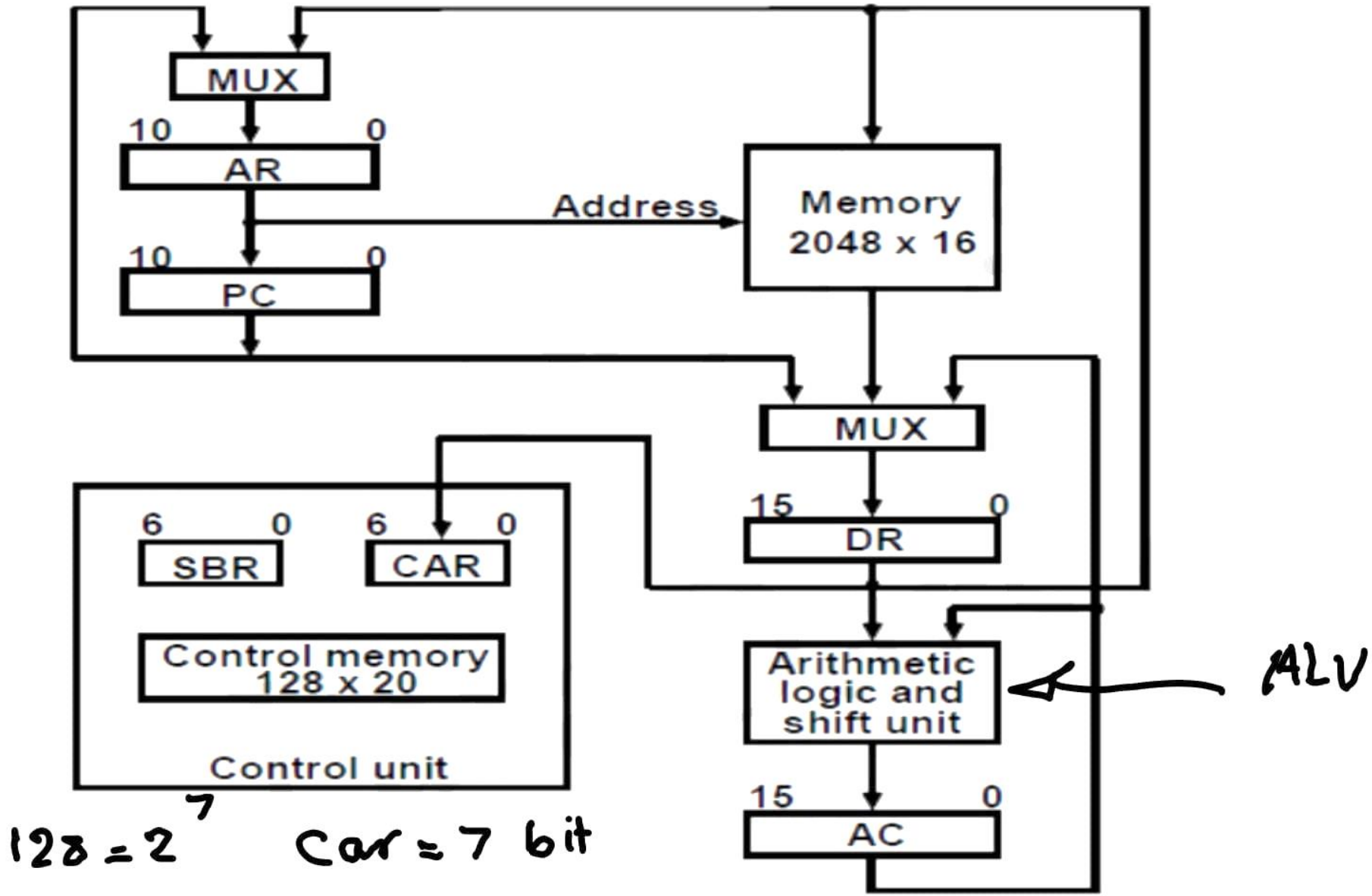
۲-پرش های شرطی یا غیرشرطی در حافظه کنترل برای سرویس دهی به زیر روالها

۳-نگاشت-تبدیل کدعمل دستور موجود در حافظه اصلی به آدرس ریز دستور در حافظه کنترل

۴-فراخوانی و بازگشت از زیرروال های موجود در حافظه کنترل

(انتخاب آدرس ریزدستوربعدی)





WWW.HREZAPOUR.IR

- **مثال (۱):** اگرحافظه کنترل دارای ۴۰۹۶ کلمه ۲۰ بیتی باشدو حافظه اصلی ۲۰۴۸کلمه ۱۶ بیتی باشد:

  الف)ثبات CAR چندبیتی است؟

  ب)ثبات SBR چندبیتی است؟

  ج)ثبات های PC،AR،AC،DR چندبیتی هستند؟

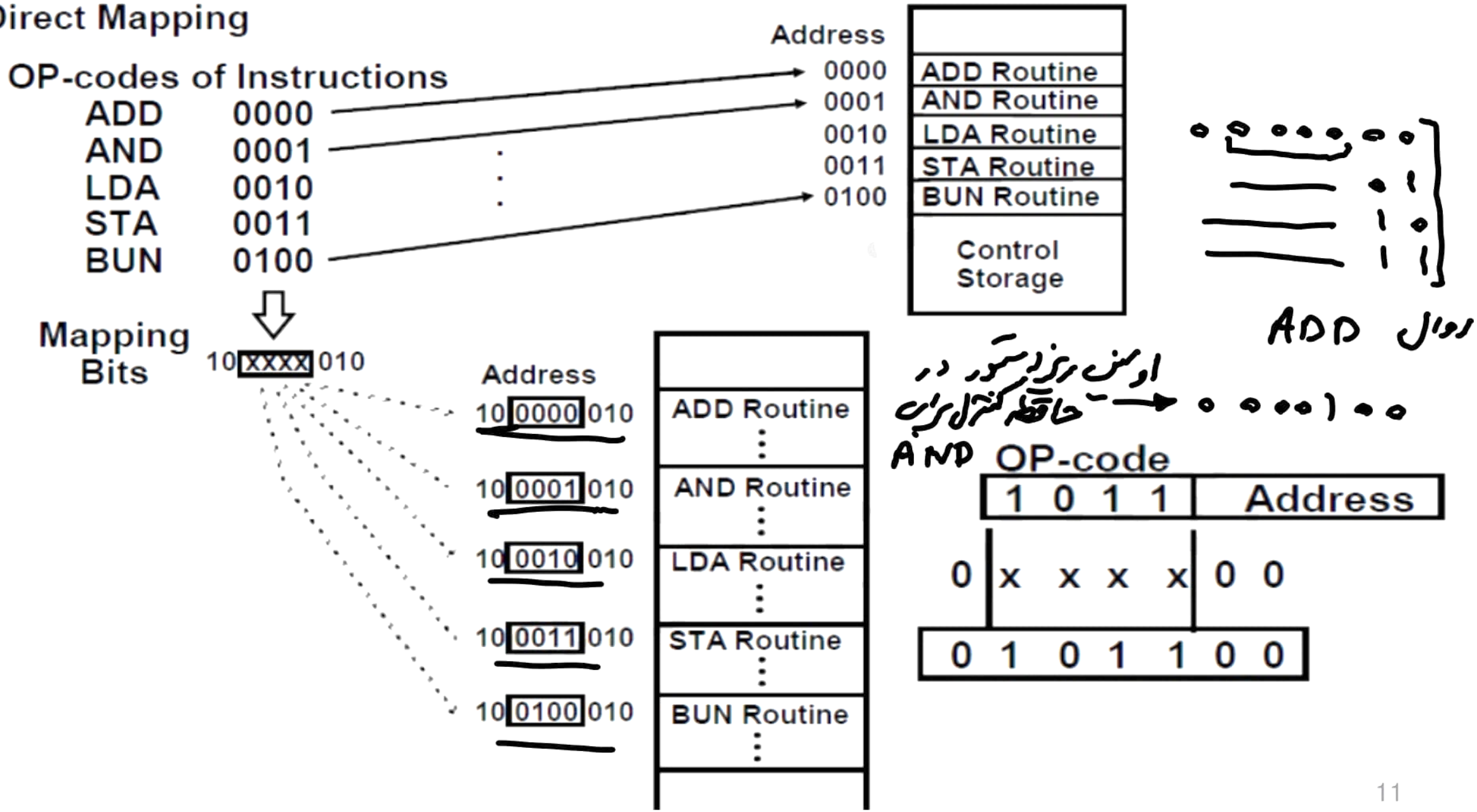
$4 \times 1024 = 2^2 \times 2^{10} = 2^{12}$ CAR = SBR = 12 , CDR = 20

$2048 = 2 \times 2^{10} = 2^{11}$ AR = PC = 11 AC = DR = 16

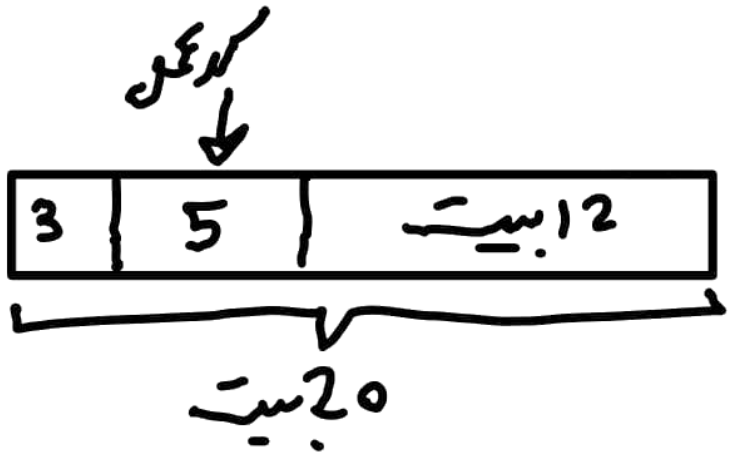
WWW.HREZAPOUR.IR

نگاشت

Direct Mapping



مثال (۲): اگر حجم حافظه اصلی 20*4096 و حافظه کنترل 20*512 باشد.درصورتیکه در این کامپیوتر۷ روش آدرس دهی وجود داشته باشد،وهمچنین هر دستور دارای ۸ ریز دستور در حافظه کنترل باشد،فرآیند نگاشت در این سیستم چگونه است؟



$4096 = 4 \times 1024 = 2^{12}$

$7 = \lceil \log 7 \rceil = 3$ روش آدرس دهی

$512 = 2^9 \longrightarrow CAR = 9\ bit$

کد عمل ← XXXXX

نگاشت ↓

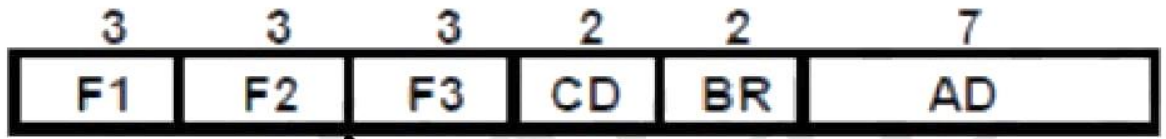
0XXXXX000

نحوه آدرس دهی

کد عمل

آدرس

Symbol	OP-code	Description
ADD	0000	AC ← AC + M[EA]
BRANCH	0001	if (AC < 0) then (PC ← EA)
STORE	0010	M[EA] ← AC
EXCHANGE	0011	AC ← M[EA], M[EA] ← AC



میدان‌هایی برای عمل

شرط انشعاب

میدان انشعاب

F1, F2, F3: Microoperation fields
CD: Condition for branching
BR: Branch field
AD: Address field

AC ← AC + DR

F1	Microoperation	Symbol
000	None	NOP
001	AC ← AC + DR	ADD
010	AC ← 0	CLRAC
011	AC ← AC + 1	INCAC
100	AC ← DR	DRTAC
101	AR ← DR(0-10)	DRTAR
110	AR ← PC	PCTAR
111	M[AR] ← DR	WRITE

WWW.HREZAPOUR.IR

F2	Microoperation	Symbol
000	None	NOP
001	AC ← AC - DR	SUB
010	AC ← AC ∨ DR	OR
011	AC ← AC ∧ DR	AND
100	DR ← M[AR]	READ
101	DR ← AC	ACTDR
110	DR ← DR + 1	INCDR
111	DR(0-10) ← PC	PCTDR

F3	Microoperation	Symbol
000	None	NOP
001	AC ← AC ⊕ DR	XOR
010	AC ← AC'	COM
011	AC ← shl AC	SHL
100	AC ← shr AC	SHR
101	PC ← PC + 1	INCPC
110	PC ← AR	ARTPC
111	Reserved	

CD	Condition	Symbol	Comments
00	Always = 1	U	Unconditional branch
01	DR(15)	I	Indirect address bit
10	AC(15)	S	Sign bit of AC
11	AC = 0	Z	Zero value in AC

BR	Symbol	Function
00	JMP	CAR ← AD if condition = 1
		CAR ← CAR + 1 if condition = 0
01	CALL	CAR ← AD, SBR ← CAR + 1 if condition = 1
		CAR ← CAR + 1 if condition = 0
10	RET	CAR ← SBR (Return from subroutine)
11	MAP	CAR(2-5) ← DR(11-14), CAR(0,1,6) ← 0

(ریزدستورالعمل های سمبلیک)

R1: INCP C , DRTAR U JMP NEXT
F3 F1

هر سطر شامل ۵ فیلد بصورت زیر است:

۱-میدان برچسب: خالی یا یک آدرس سمبلیک که بعد از آن کالن (:) می آید.

۲-میدان ریزعمل: از یک،دو یا سه سمبل تعریف شده در میدانهای F می باشد،که با کاما از هم جدا می شوند.

۳-میدان CD: دارای یکی حروف S،I،U یا Z می باشد.

۴-میدان BR: دارای یک از سمبل های JMP,CALL,RET,MAPاست.

۵-میدانAD: میدان آدرس ریزدستورالعمل شامل آدرس سمبلیک یا NEXT یا خالی درصورت وجود یکی از میدان های RET,MAP

WWW.HREZAPOUR.IR

(کد سمبلیک روال واکشی (FETCH))

```
AR ← PC
DR ← M[AR], PC ← PC + 1
AR ← DR(0-10), CAR(2-5) ← DR(11-14), CAR(0,1,6) ← 0
```

نگاشت

سند محل

```
        ORG 64
FETCH:  PCTAR           U  JMP  NEXT
        READ, INCPC     U  JMP  NEXT
        DRTAR           U  MAP
```

a xxxx 0 0

Binary address	F1	F2	F3	CD	BR	AD
1000000	110	000	000	00	00	1000001
1000001	000	100	101	00	00	1000010
1000010	101	000	000	00	11	0000000

(کد سمبلیک روال محاسبه آدرس موثر)

» INDRCT subroutine

Label	Microoperat	CD	BR	AD
INDRCT:	READ	U	JMP	NEXT
	DRTAR	U	RET	0

$DR \leftarrow M[AR]$

$AR \leftarrow DR$

Label	Microops	CD	BR	AD
	ORG 0			
ADD:	NOP	I	CALL	INDRCT
	READ	U	JMP	NEXT
	ADD	U	JMP	FETCH
	ORG 4			
BRANCH:	NOP	S	JMP	OVER
	NOP	U	JMP	FETCH
OVER:	NOP	I	CALL	INDRCT
	ARTPC	U	JMP	FETCH
	ORG 8			
STORE:	NOP	I	CALL	INDRCT
	ACTDR	U	JMP	NEXT
	WRITE	U	JMP	FETCH
	ORG 12			
EXCHANGE:	NOP	I	CALL	INDRCT
	READ	U	JMP	NEXT
	ACTDR, DRTAC	U	JMP	NEXT
	WRITE	U	JMP	FETCH
	ORG 64			
FETCH:	PCTAR	U	JMP	NEXT
	READ, INCPC	U	JMP	NEXT
	DRTAR	U	MAP	
INDRCT:	READ	U	JMP	NEXT
	DRTAR	U	RET	

DR ← M[AR]

AR

DR ← AC
M[AR] ← DR

DR ← M[AR]
M[AR] ← DR / AC

- **مثال (۳):** برای دستورات زیر،برنامه سمبلیک بنویسید.(محتوای AC تغییر نکند)

$$A: if\ (AC = M[EA])\ then\ PC \leftarrow PC + 2$$

$$B: M[EA] \leftarrow AC + M[EA]$$

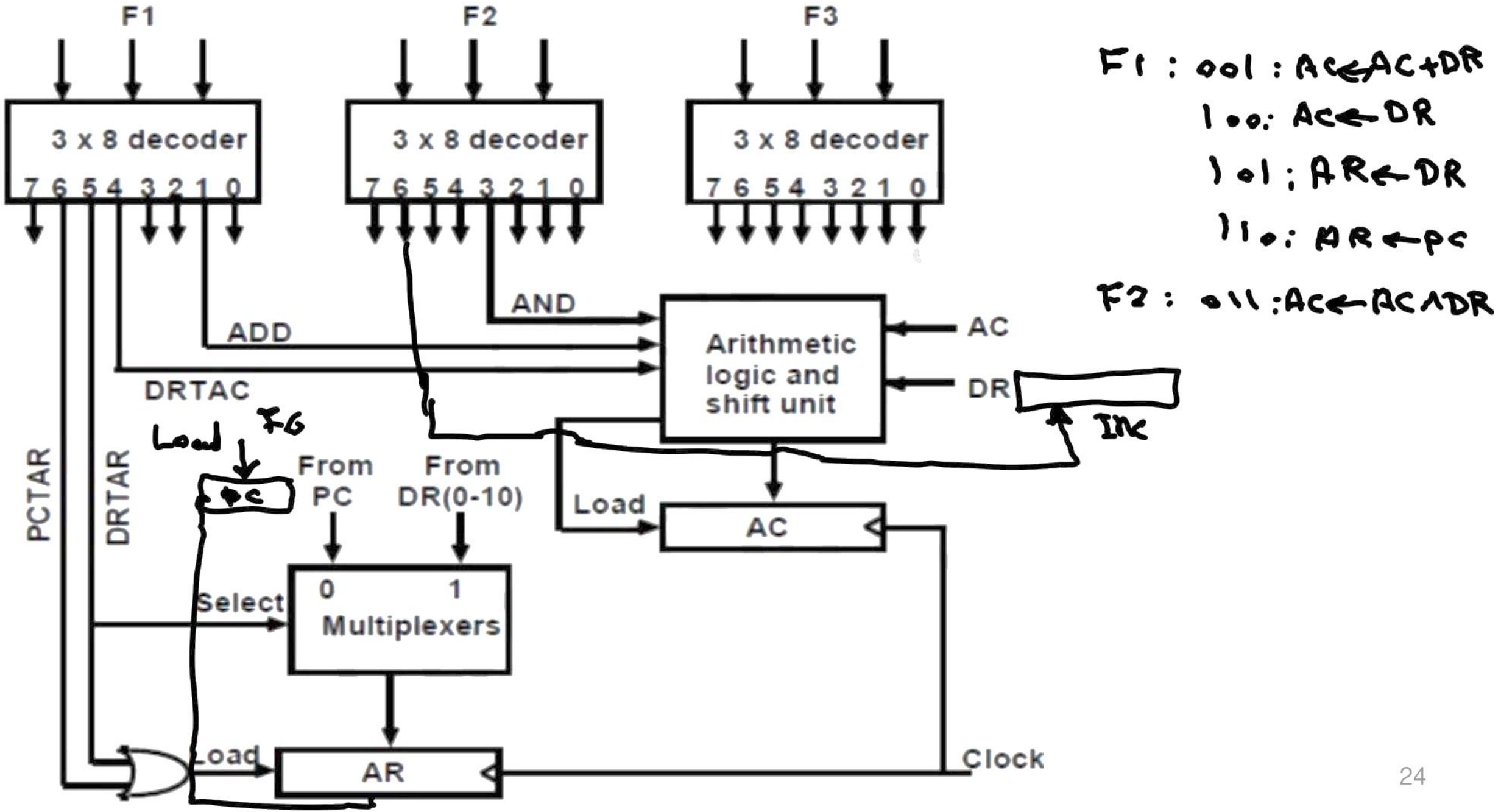
```
A: NOP     I     CALL    INDRCT
   READ    U     JMP     NEXT
   ACTOR,DRTAC U  JMP     NEXT
   SUB     U     JMP     ZERO
```

```
ZERO: DRTAC,ACDR   Z   JMP   EQ
      NOP          U   JMP   Fetch

EQ : INCPC         U   JMP   NEXT
     INCPC         V   JMP   Fetch
```

B:	NOP	I	CALL	INDRCT
	READ	U	Jmp	NEXT
	ACTDR,DRTAC	U	JMP	NEXT
	ADD	U	JMP	NEXT
	Write	U	JMP	NEXT
	ACTDR, DRTAC	U	JMP	Fetch

WWW.HREZAPOUR.IR



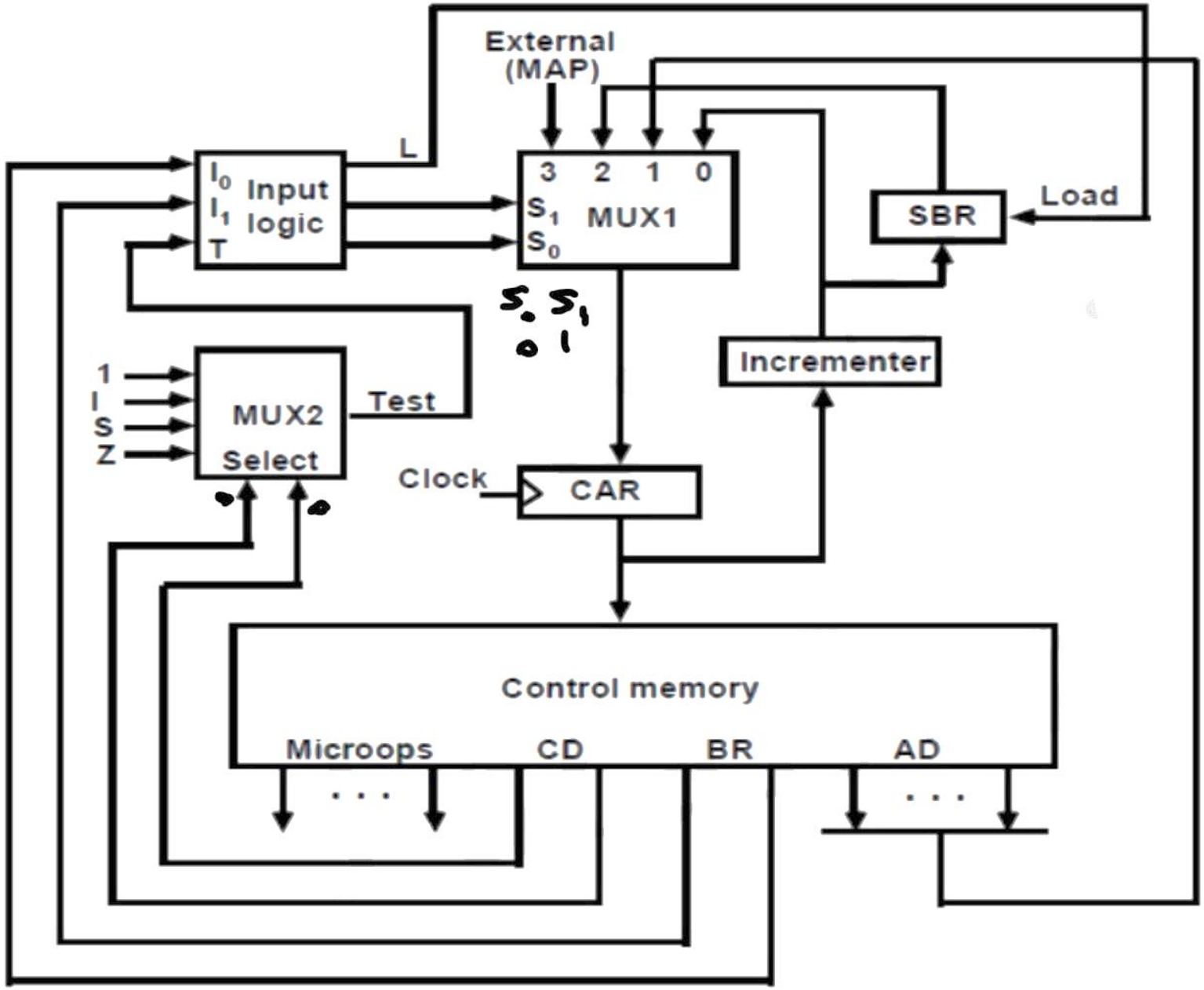
F1 : 001 : AC ← AC + DR

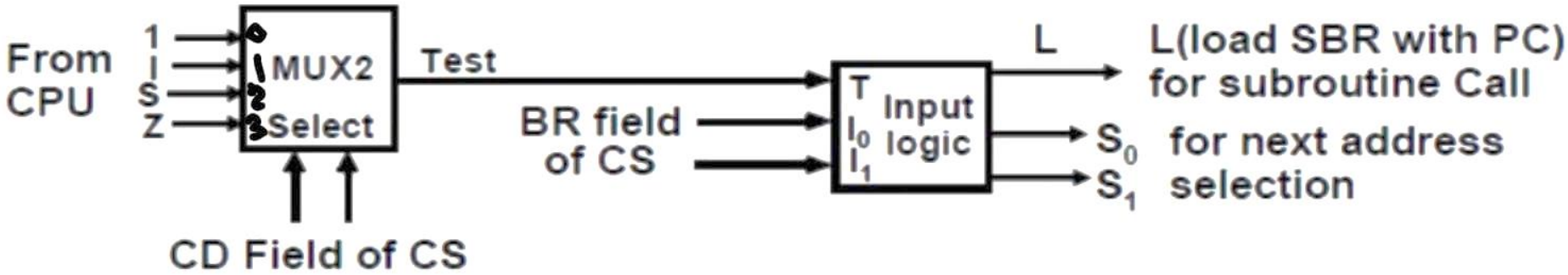
100 : AC ← DR

101 : AR ← DR

110 : AR ← PC

F2 : 011 : AC ← AC ∧ DR


External
(MAP)
L
I_0 Input
I_1 logic
T
3 2 1 0
S_1 MUX1
S_0
SBR
Load
Incrementer
1
I
S
Z
MUX2
Select
Test
Clock
CAR
Control memory
Microops
CD
BR
AD



Input Logic

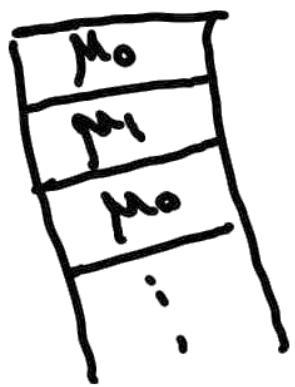
I_0I_1T	Meaning	Source of Address	S_1S_0	L
000	In-Line	CAR+1	00	0
001	JMP	CS(AD)	10	0
010	In-Line	CAR+1	00	0
011	CALL	CS(AD) and SBR <- CAR+1	10	1
10x	RET	SBR	01	0
11x	MAP	DR(11-14)	11	0

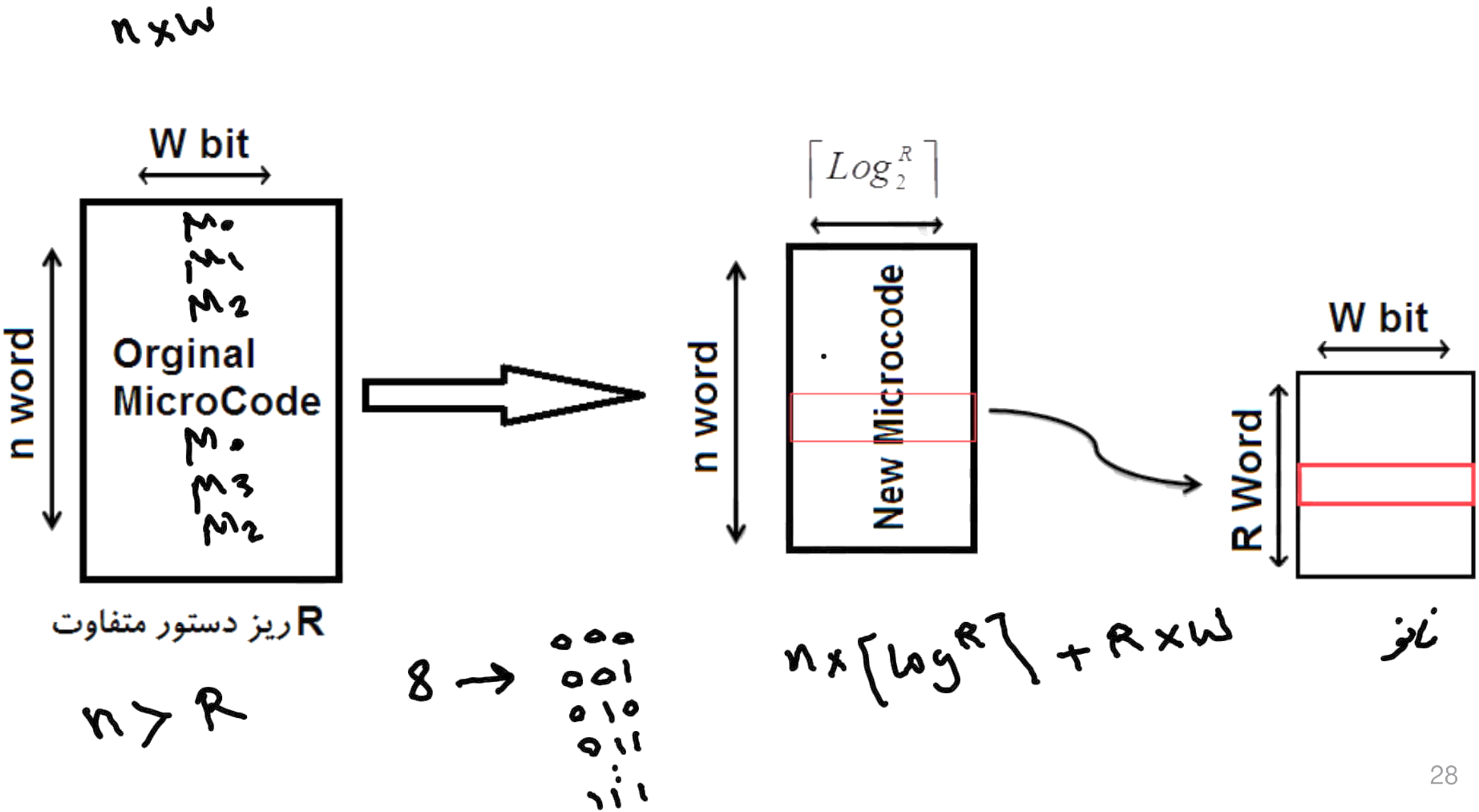
$$S_0 = I_0$$
$$S_1 = I_0I_1 + I_0'T$$
$$L = I_0'I_1T$$

WWW.HREZAPOUR.IR

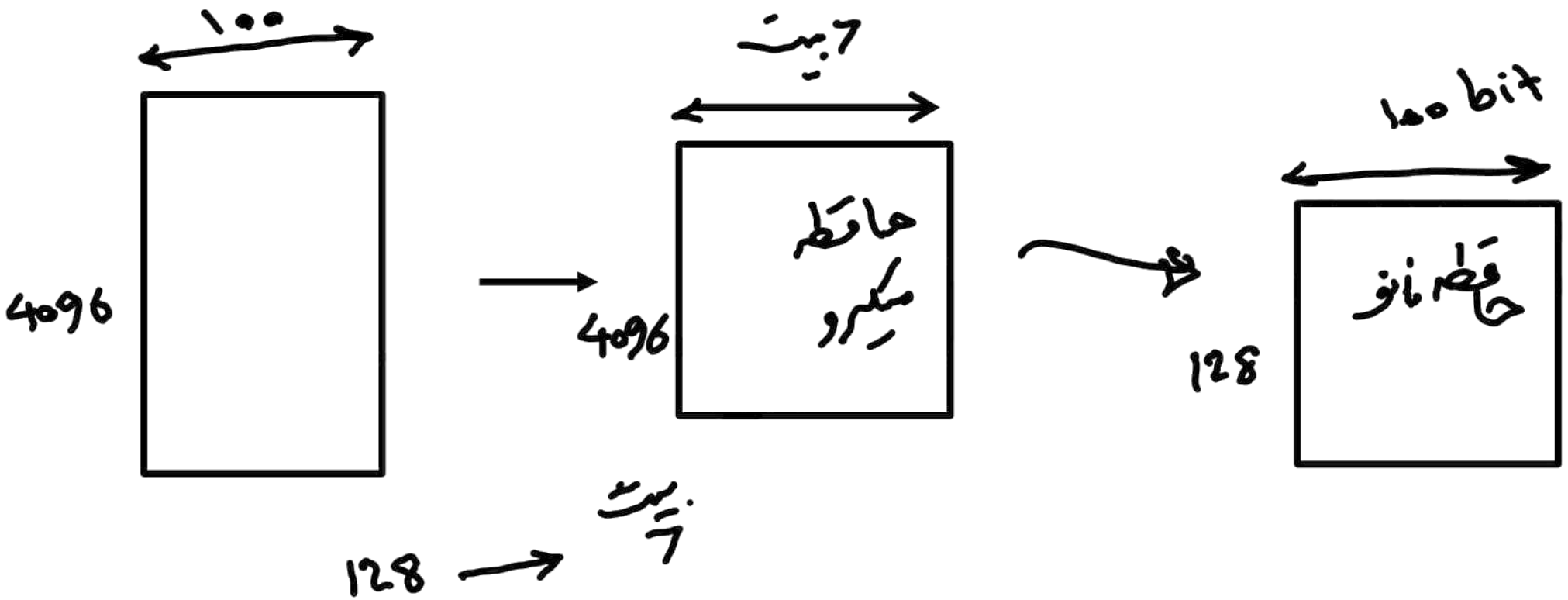
(حافظه میکروپروگرام و نانوپروگرام)

- حافظه ریزبرنامه(میکروپروگرام)برای نگه داری ریزدستورات و بعنوان حافظه کنترل استفاده می شود.
- در صورت وجود ریزدستورات تکراری در حافظه کنترل،استفاده از حافظه ریزبرنامه مقرون بصرفه نخواهد بود.
- برای کاهش حجم حافظه از حافظه نانوپروگرام استفاده می کنیم.که در واقع حافظه کنترل را به دوبخش کنترل و حافظه نانو تقسیم می کند.

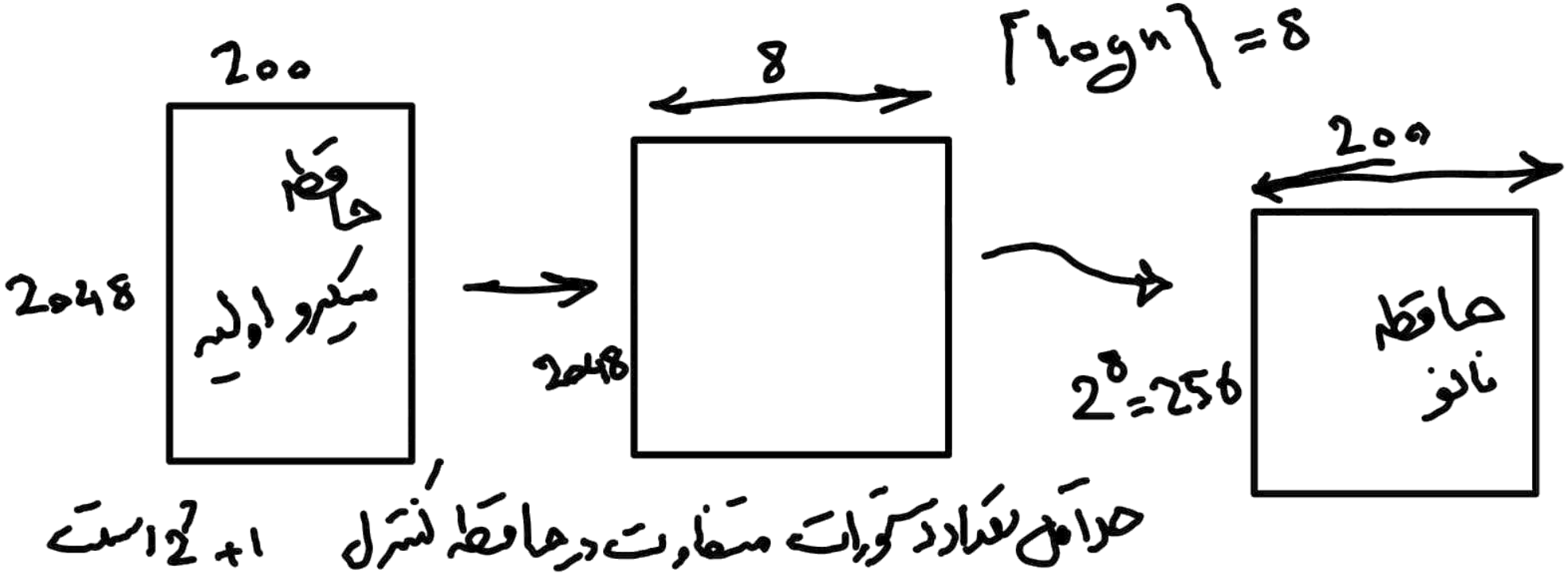



W bit
n word
Orginal
MicroCode
R ریز دستور متفاوت
$\lceil Log_2^R \rceil$
n word
New Microcode
W bit
R Word
n > R
8 → 000 001 010 011 ... 111
n x ⌈log R⌉ + R x W

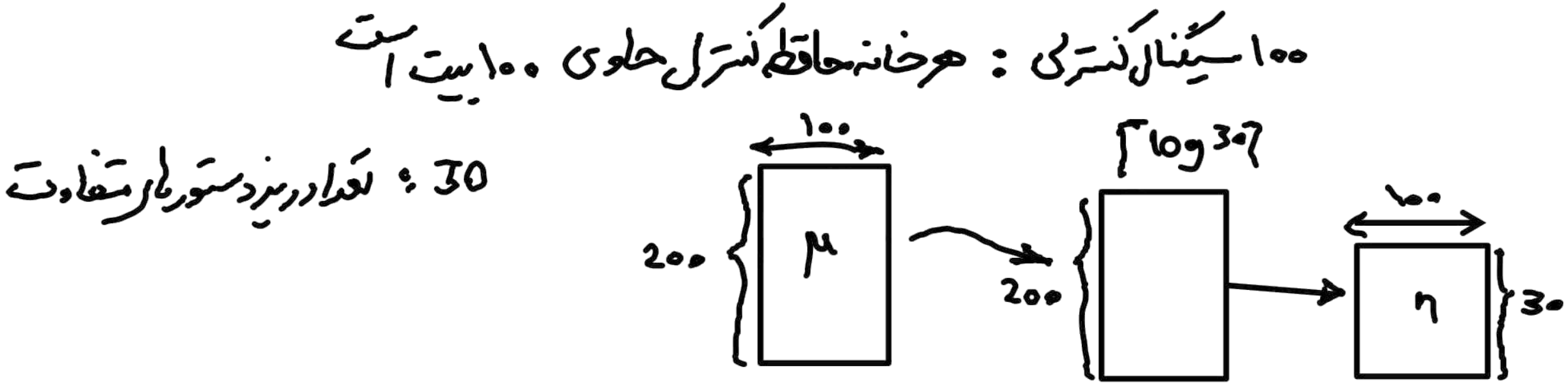
مثال (۴): فرض کنید یک حافظه ریزبرنامه شامل ۴۰۹۶ کلمه ۱۰۰ بیتی است.وتعداد کل دستورات متفاوت مورد استفاده برابر ۱۲۸ باشد.حال اگر از حافظه نانوپروگرام استفاده کنیم.حجم حافظه نانو و حافظه میکرو(کنترل) را بیابید



- **مثال (۵):** در یک کامپیوتر واحد کنترل از روش ریزبرنامه استفاده می کند. و احتیاج به 2048*200 حافظه کنترل داریم.برای کاستن حجم حافظه از روش کنترل نانو استفاده می کنیم.اگر حجم حافظه میکرو را 2048*8 بگیریم.حجم حافظه نانو چه اندازه ای خواهد بود،حداقل تعداد ریزدستورات متفاوت در حافظه کنترل را محاسبه کنید؟



- **مثال (۶): اگر تعداد الگوهای مورد استفاده برای 100 سیگنال کنترلی در یک سیستم ریزبرنامه سازی شده در تمام ریزبرنامه های یک ماشین 30 عدد باشد وبه فرض استفاده از حافظه نانو،حجم ریزبرنامه های ماشین چقدر کم می شود.تعداد ریزعمل های مورد استفاده در ریزبرنامه ها 200 عدد هستند.**



حجم حافظه میکرو بدون نانو : 200×100

حجم حافظه میکرو با نانو : $200 \times \lceil \log 30 \rceil = 200 \times 5$

حجم حافظه نانو : 30×100

کاهش حجم کل حافظه مصرفی : $200 \times 100 - (200 \times 5 + 30 \times 100) = 200 \times 80$

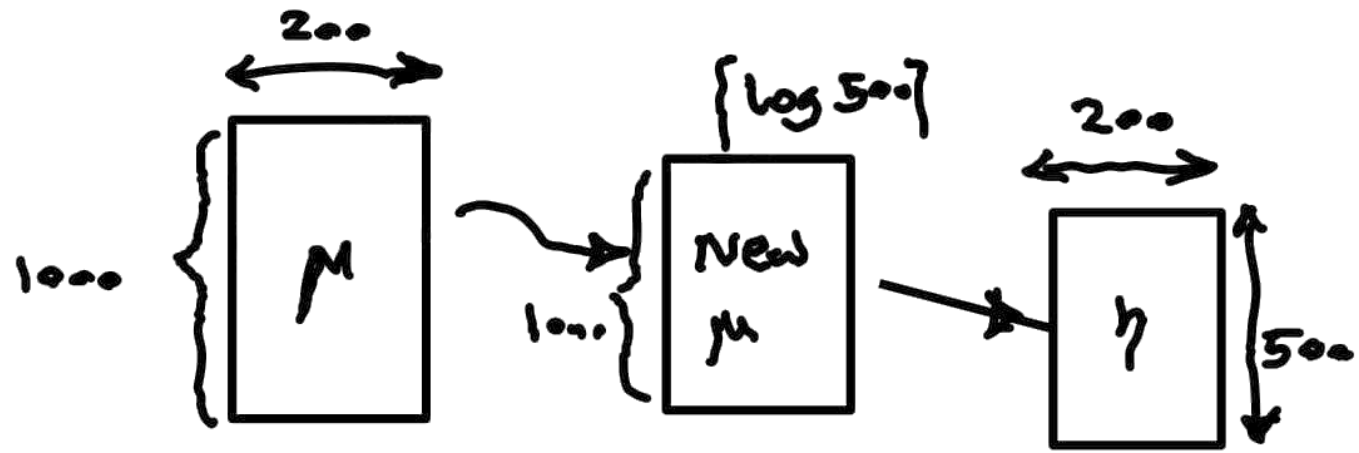
کاهش حجم حافظه میکرو : $200 \times 100 - 200 \times 5 = 200 \times 95$ bit

WWW.HREZAPOUR.IR

مثال (۷): تعداد سیگنال های کنترل در یک کامپیوتر200عدد است.تعداد کل الگوهای سیگنال های کنترلی مورداستفاده در ریزبرنامه کامپیوتر500عدد است.اگراندازه حافظه ریزبرنامه برابر1000ریزدستور باشد،درصورت استفاده از حافظه نانو،حجم حافظه ریزبرنامه چندبیت کمتر خواهد شد؟

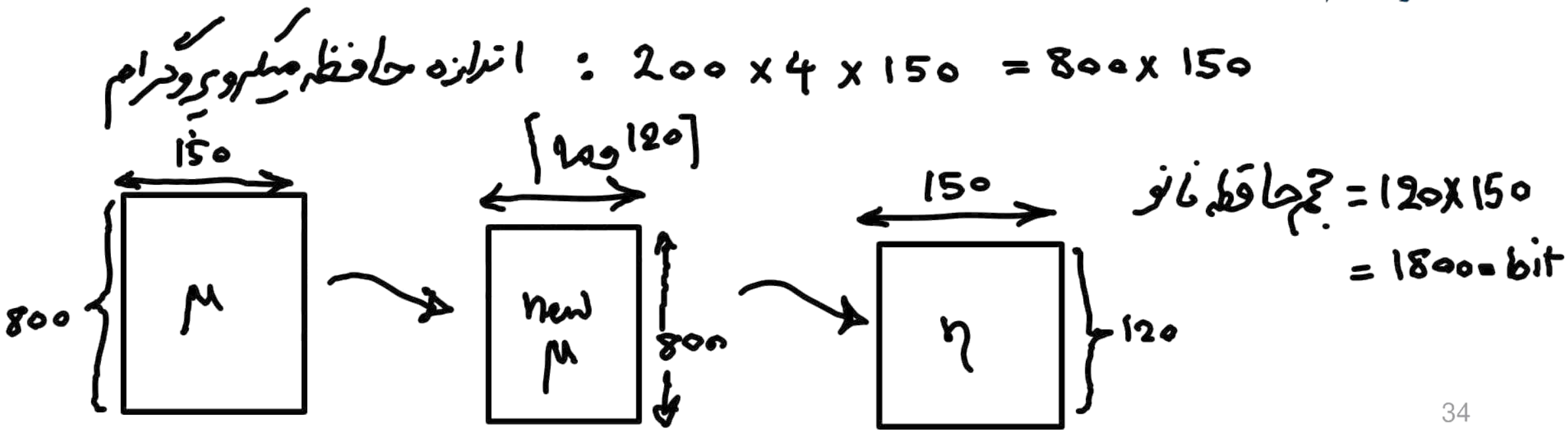
تعداد سیگنال های کنترل = حرحافظه میکرو = 200

تعداد ریزدستورالعمل های سفارت = 500

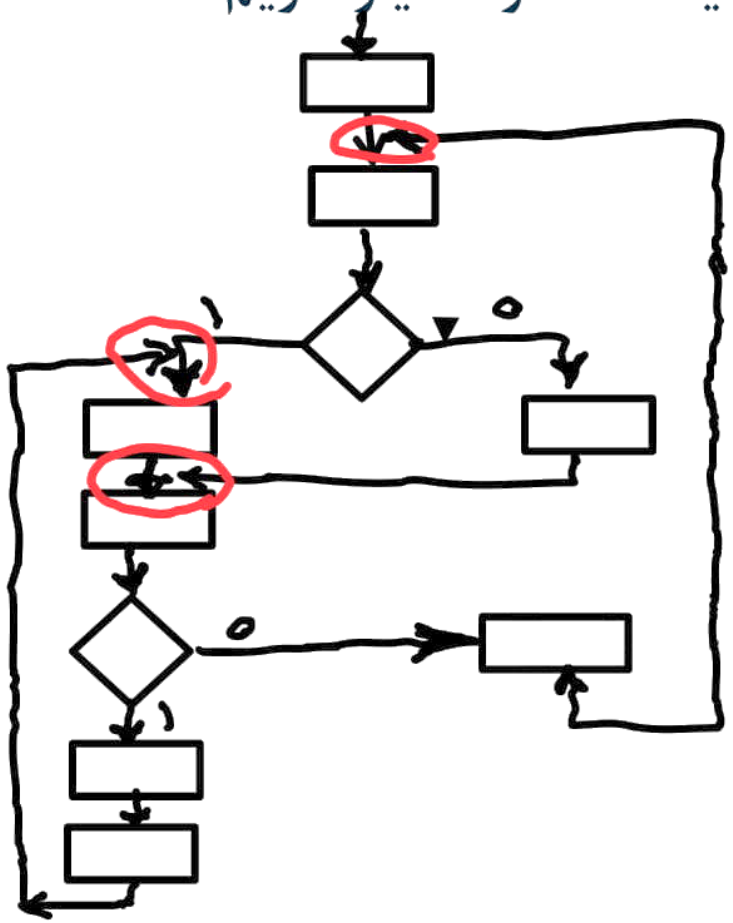


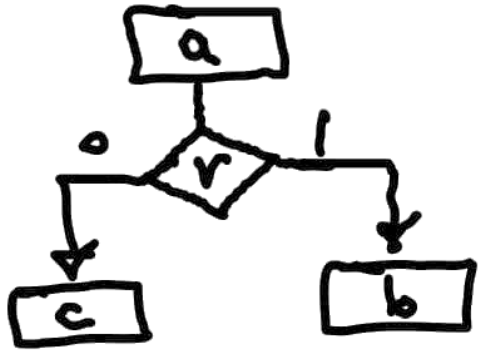
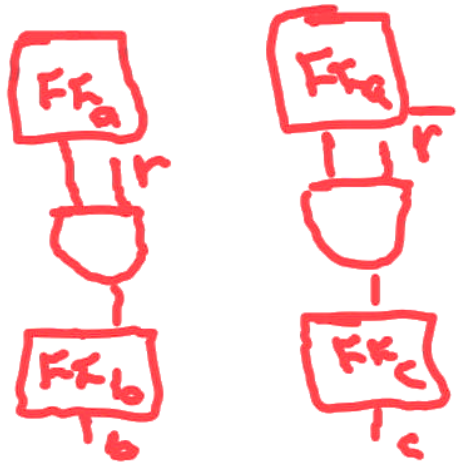
میزان کاهش حجم حافظه نانو : $200 \times 1000 - 9 \times 1000 = 1000(200-9) = 1000 \times 191$

مثال (۸): فرض کنید کامپیوتری دارای کدهای عملیاتی 8 بیتی می باشد که 200 ماکرو دستور در سطح ماشین را مشخص می کندوهر ماکرودستور از 4 ریزدستورتشکیل شده است.فرض کنید که هر ریزدستور 150 بیت باشدو تعداد ریزدستورات واحد برابر120 می باشد.درصورت استفاده از نانوبرنامه ریزی برای واحدکنترل،تعداد بیت های حافظه نانو کدام است؟



مثال (۹): بخشی از چارت عملیاتی یک سیستم دیجیتال در شکل زیر آمده است.درصورت استفاده از روش سیم بندی مستقیم برای طراحی مدارکنترل این سیستم،به چند فلیپ فلاپ،گیت and وor نیاز داریم؟



تعداد حالت : تعداد فلیپ فلاپ های مورد نیاز

تعداد OR = 3 تعداد and = 4 تعداد FF : 8