

سازمان سما

وابسته به دانشگاه آزاد اسلامی

دانشگاه سما واحد حاجی آباد



حل مسئله معماری کامپیوتر

منبع : معماری کامپیوتر-منوچهر بابایی

WWW.HREZAPOUR.IR

حمیدرضا رضاپور

معماری کامپیوتر

درس نهم: سازمان ورودی-خروجی

واسط ورودی-خروجی: با استفاده از واسطه ورودی-خروجی انتقال داده بین محیط های ذخیره سازی داخلی و وسایل ورودی-خروجی خارجی در اختیار سیستم قرار می گیرد.

با قرار گیری این واسط تفاوت های بین کامپیوتر و وسایل جانبی حل می شود:

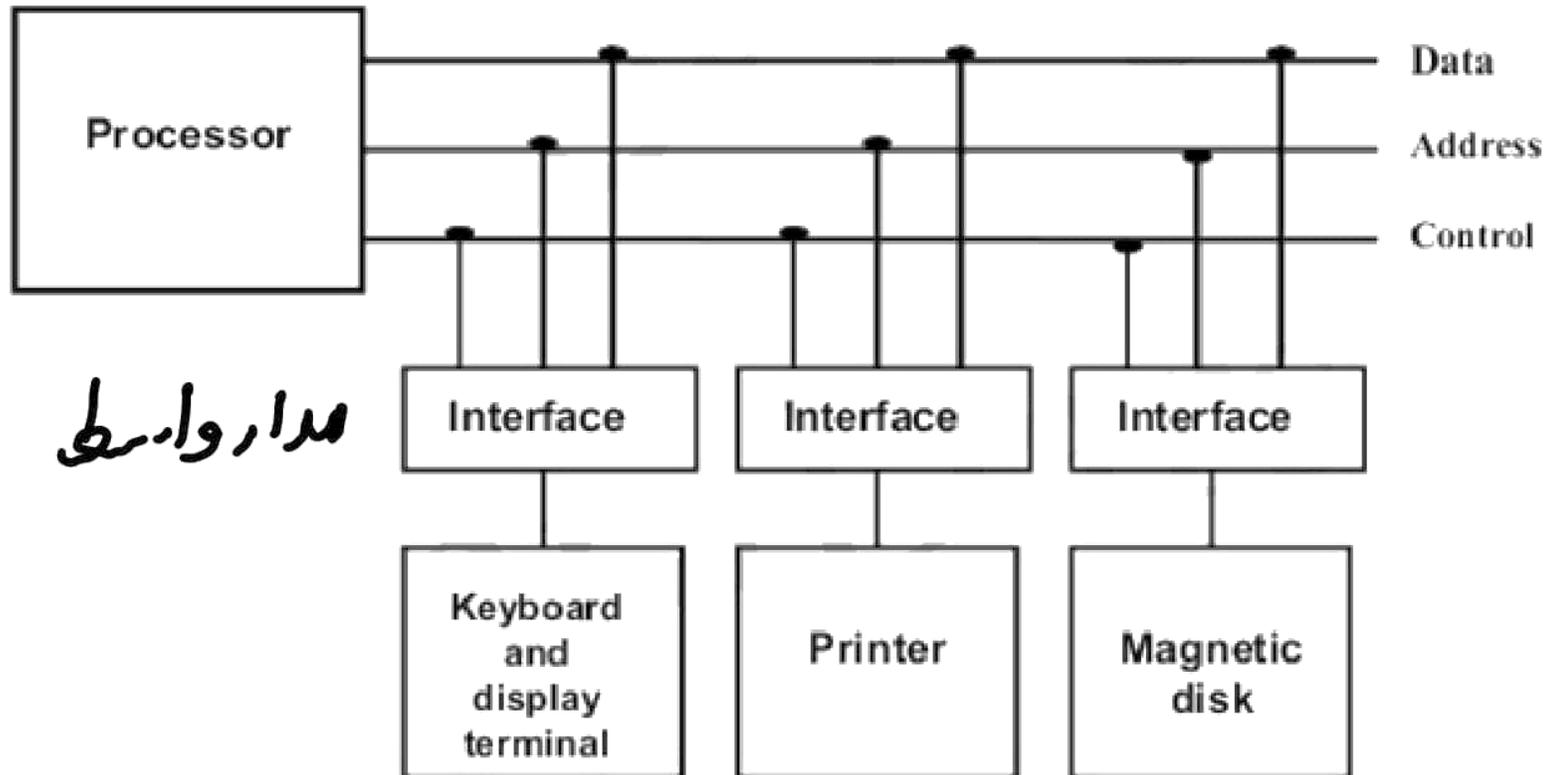
۱- تبدیلات سیگنال بین وسایل ورودی-خروجی و پردازنده و حافظه که یکی از نوع الکترومکانیکی یا الکترومغناطیسی و دیگری الکترونیکی است انجام می شود.

۲- تفاوت میان وسایل جانبی و پردازنده و حافظه اصلی از لحاظ سرعت حل می شود و همگام سازی لازم انجام می گیرد.

۳- تفاوت در قالب داده بین وسایل جانبی و پردازنده و حافظه اصلی

۴- تفاوت در نحوه عملکرد وسایل جانبی بوسیله کنترلر خاص هر کدام حل می شود.

گذرگاه I/O: از خطوط آدرس، کنترل و داده تشکیل شده است. و ارتباط پردازنده با وسایل جانبی را از طریق مدار واسط فراهم می کند.



مدار واسط

همزمان با وجود آدرس روی خطوط آدرس پردازنده یک کد عملیاتی روی خطوط کنترل قرار می دهد که در واقع یک فرمان I/O خواهد بود .

انواع فرمانهایی که مدار واسطه دریافت می کنند عبارتند از:

۱-فرمان کنترل: یک فرمان کنترلی برای فعال کردن وسیله جانبی و اینکه چه کاری انجام دهد.

۲-فرمان وضعیت: یک فرمان برای بررسی حالت های مختلف یک واسطه یا دستگاه جانبی بکار می رود.

۳-فرمان خروج داده: با این فرمان مدار واسطه داده ها را از گذارگاه داده به یکی از ثبات های منتقل می کند

۴-فرمان ورود داده: با این فرمان مدار واسطه یک واحد داده را که از وسیله جانبی دریافت می کند را در ثبات

بافر قرار می دهد.

گذرگاه حافظه : علاوه بر ارتباط I/O، پردازنده با حافظه نیز ارتباط دارد و برای ارتباط با حافظه نیز مانند I/O، گذرگاه حافظه نیز دارای خطوط آدرس، کنترل (Read , Write) و داده می باشد.

برای ارتباط پردازنده با حافظه و I/O می توان گذرگاه را بصورت های زیر پیاده کرد:

- ۱- دو گذرگاه مجزا (یکی برای حافظه و دیگری برای I/O)
- ۲- استفاده از گذرگاه مشترک برای حافظه و I/O و سیگنال های کنترلی مختلف
- ۳- استفاده از گذرگاه و خطوط کنترلی مشترک برای حافظه و I/O

گذرگاه مجزا:

وجود دو مجموعه گذرگاه (داده-آدرس-کنترل) برای I/O و حافظه

وجود یک پردازنده I/O (IOP) علاوه بر واحد پردازشگر مرکزی

گذرگاه نیمه مشترک (Isolated I/O) در مقابل گذرگاه مشترک:

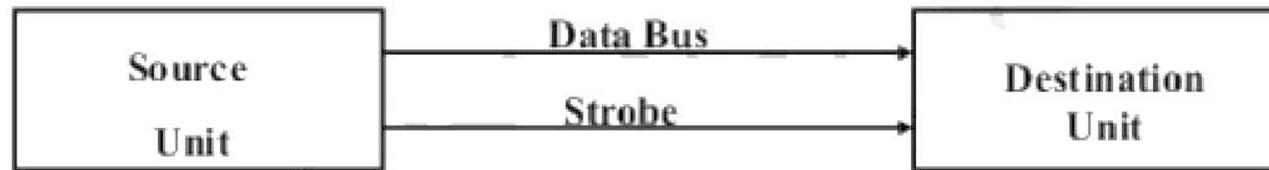
در روش I/O ایزوله شده دستورات جداگانه ای از طرف پردازنده برای ارتباط با I/O و حافظه صادر می شود. برای ارتباط با I/O بعد از قرار دادن آدرس روی گذرگاه مشترک با فعال نمودن I/O Read و I/O Write، ارتباط برقرار می شود و برای ارتباط با حافظه یکی از سیگنال های Memory Read یا Memory Write را فعال می کند.

در روش گذرگاه مشترک دستورات جداگانه ای برای ورودی-خروجی و حافظه از طرف پردازنده وجود ندارد.

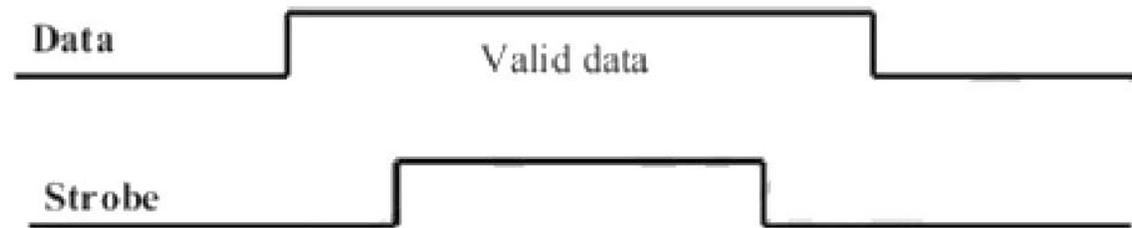
انتقال غیرهمزمان داده: در صورتیکه ثبات های داخلی پردازنده و مدار واسط از یک پالس ساعت مشترک استفاده نکنند انگاه انتقال ناهمزمان (ناهمگام) خواهیم داشت. لذا باید بین دو واحد قبل از تبادل داده و یا حین انتقال، سیگنالهای کنترلی ردو بدل شود.

دو روش استروب (Strobe) و دست دهی (Hand Shaking) وجود دارد .

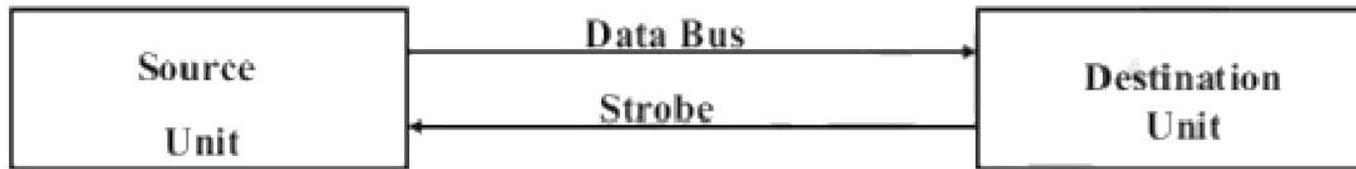
استروب توسط مبدا



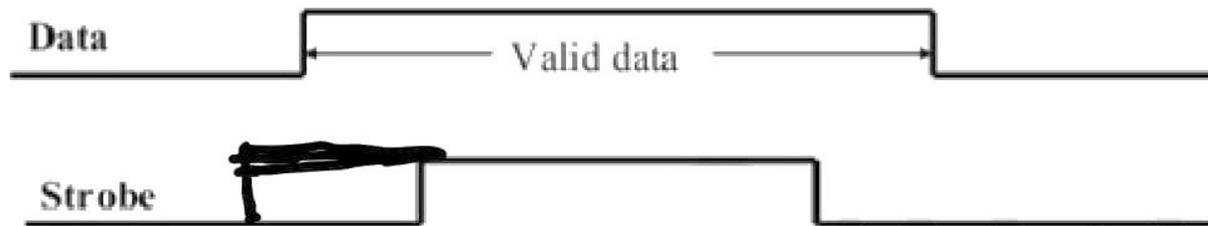
(a) Block Diagram



استروب توسط مقصد

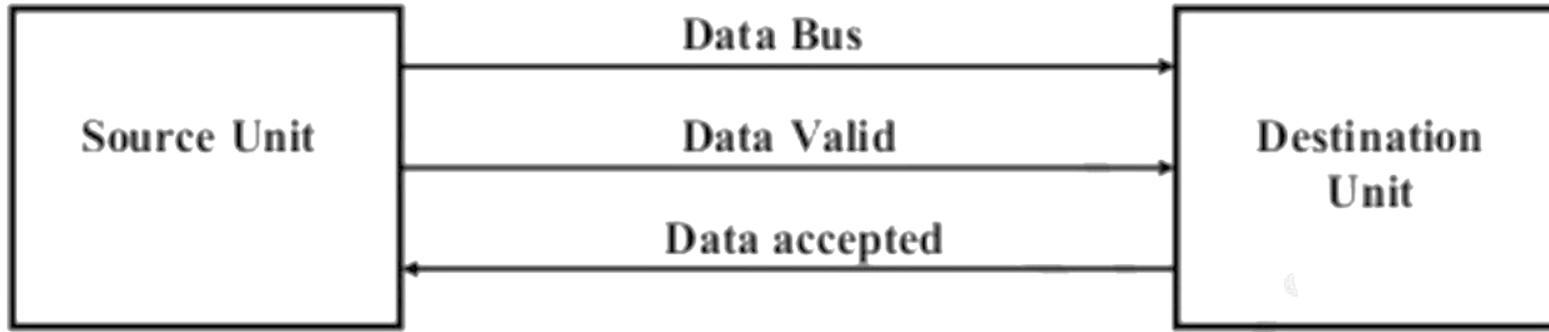


(a) Block Diagram

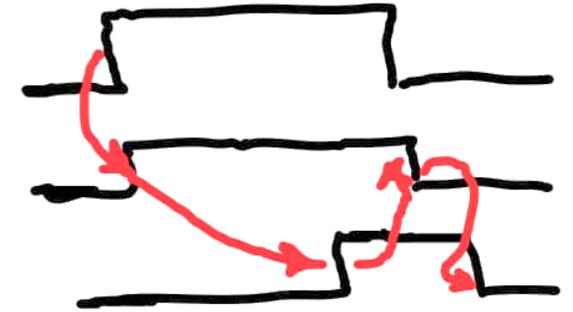


روش دست دهی (Hand Shaking): در روش قبلی دریافت داده با اطمینان از طرف مقابل انجام نمی شود، لذا در این روش با اضافه نمودن یک سیگنال کنترلی دیگر که پاسخی برای آغازگر انتقال است، حل می شود.

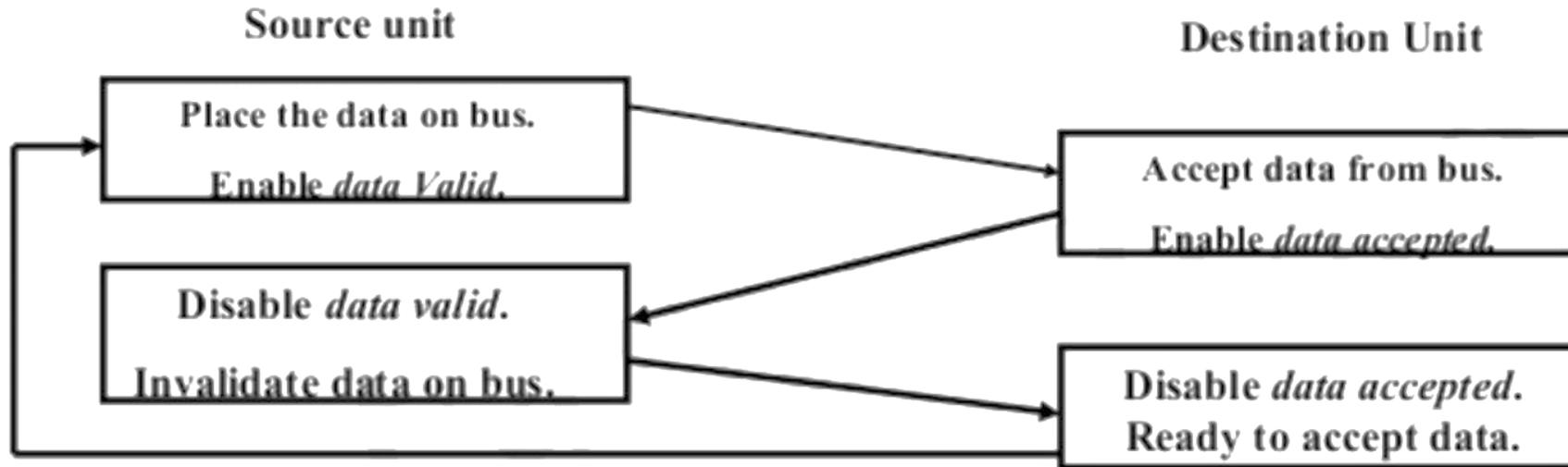
شروع عملیات توسط مبدا



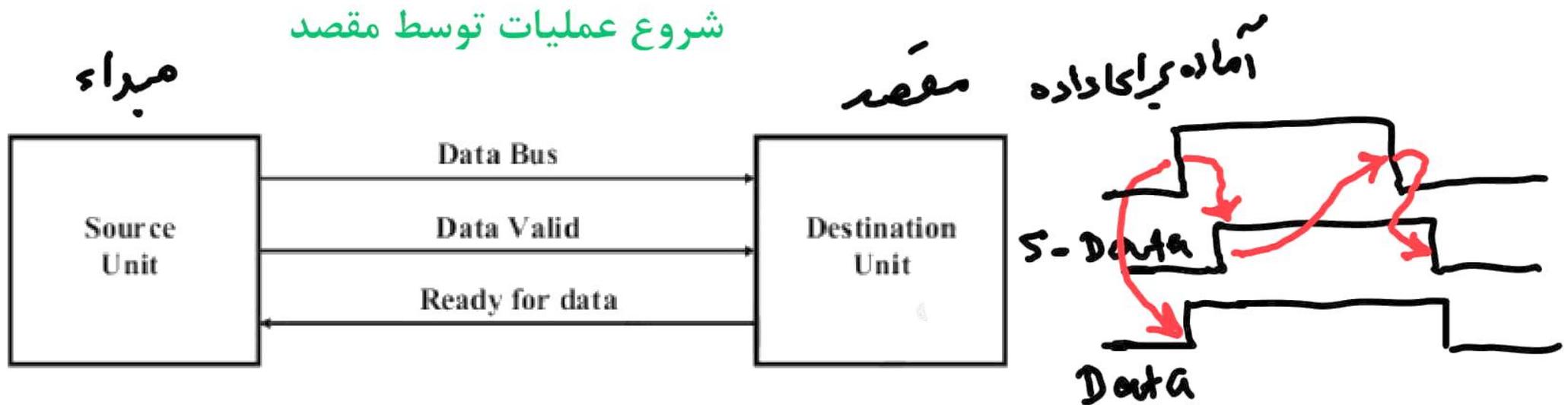
Data Bus



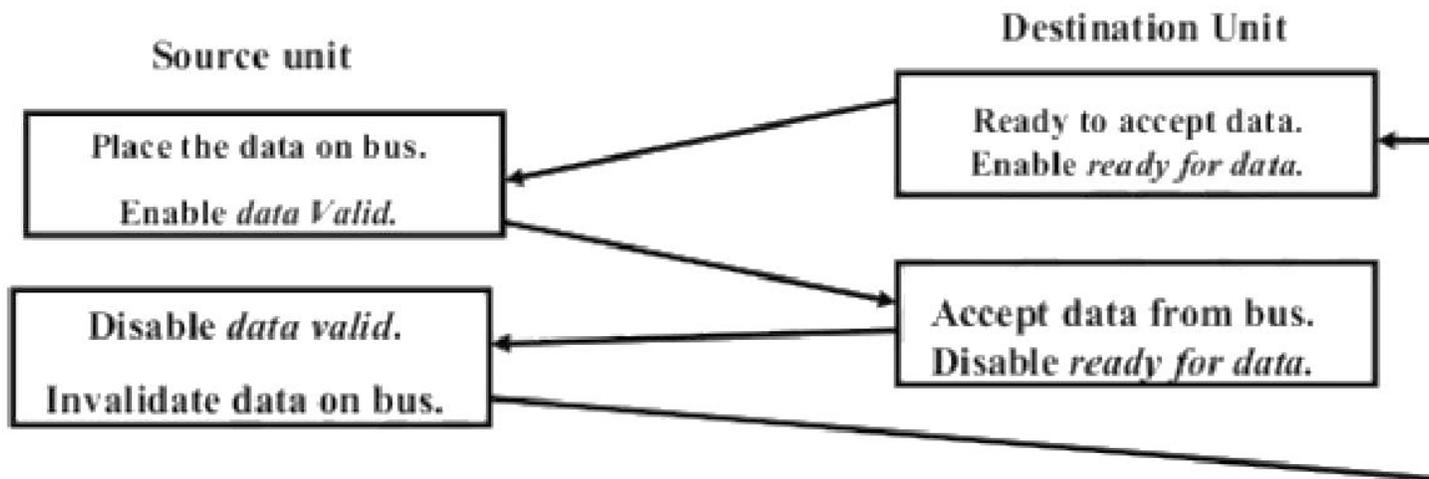
(a) Block Diagram



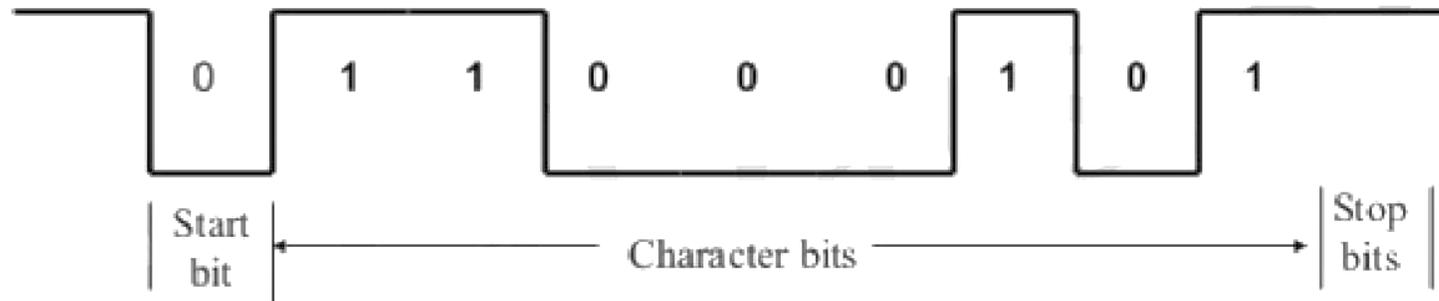
(b) Sequence of events



(a) Block Diagram



انتقال سری غیرهمزمان: در انتقال سری هر بیت از پیام یکی پس از دیگری ارسال می شود. در انتقال سری ناهمزمان منبع و مقصد پالس ساعت مشترک ندارند، در این روش داده ها کاراکتر به کاراکتر ارسال می شوند که هر کاراکتر دارای یک یا چند بیت شروع و بیت پایان می باشد.



■ مثال (۱): اگر به هر کاراکتر در انتقال سری ناهمزمان، یک بیت توازن، یک بیت شروع و دو بیت پایان اضافه شود، آنگاه انتقال یک کیلو بایت اطلاعات چقدر طول می کشد (میزان باود برابر ۱۰۲۴ بیت بر ثانیه است)

$$\text{سر بار} : 4 \times 1024 \text{ bit}$$

$$\text{داده} : 1024 \times 8 \text{ bit}$$

$$\text{زمان ارسال} = \frac{\text{داده} + \text{سر بار}}{\text{نرخ ارسال}} = \frac{12 \times 1024}{1024} = 12 \text{ s}$$

شیوه های انتقال اطلاعات: انتقال اطلاعات بین کامپیوتر مرکزی و وسایل I/O می تواند به شیوه های مختلفی انجام شود برخی از این روش ها از پردازنده بعنوان مسیرمیانمی و بعضی مستقیماً داده را به /از حافظه منتقل می کنند تبادل داده به سه طریق امکان پذیر است:

۱- ورودی-خروجی برنامه نویسی شده (Programmed I/O)

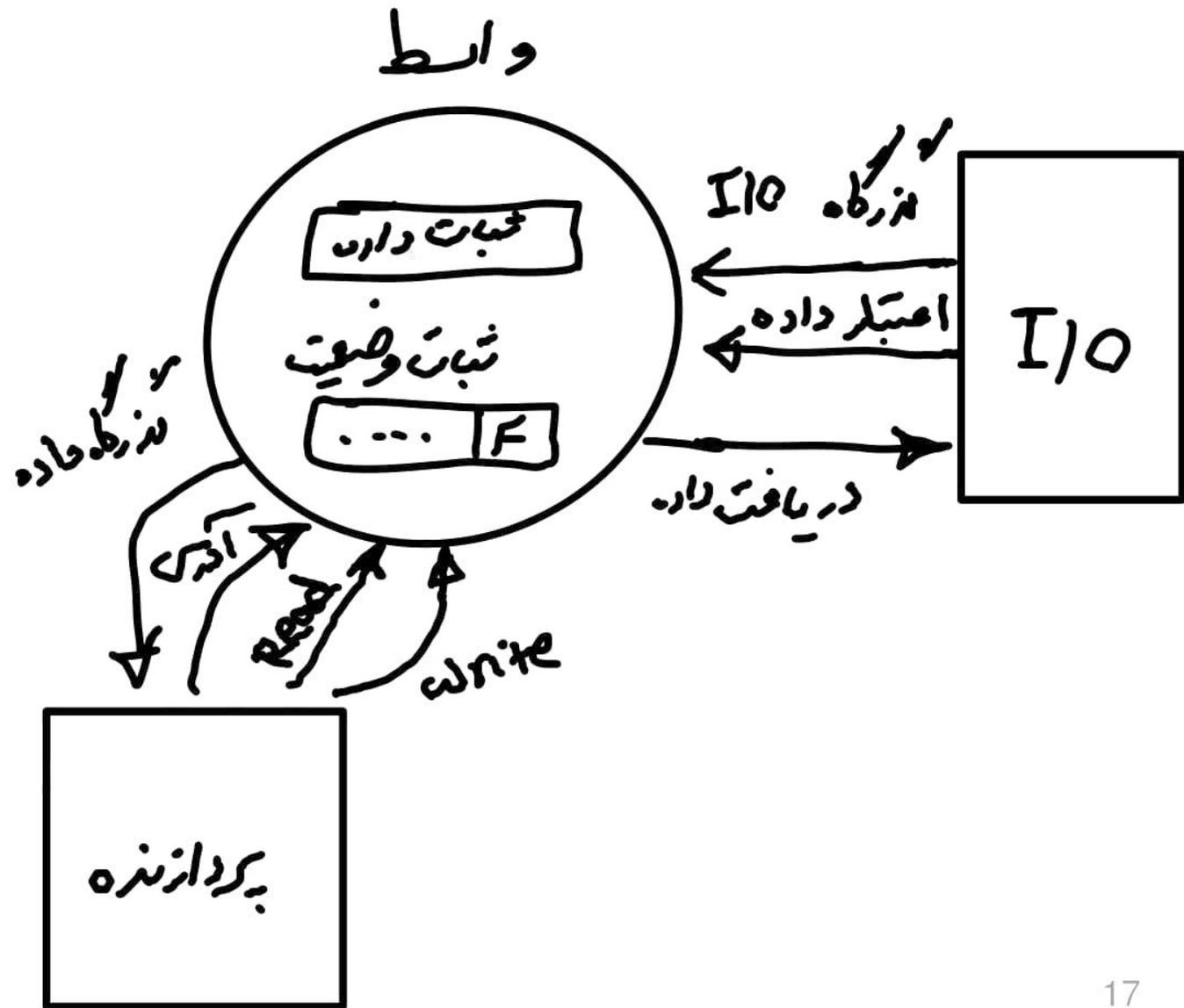
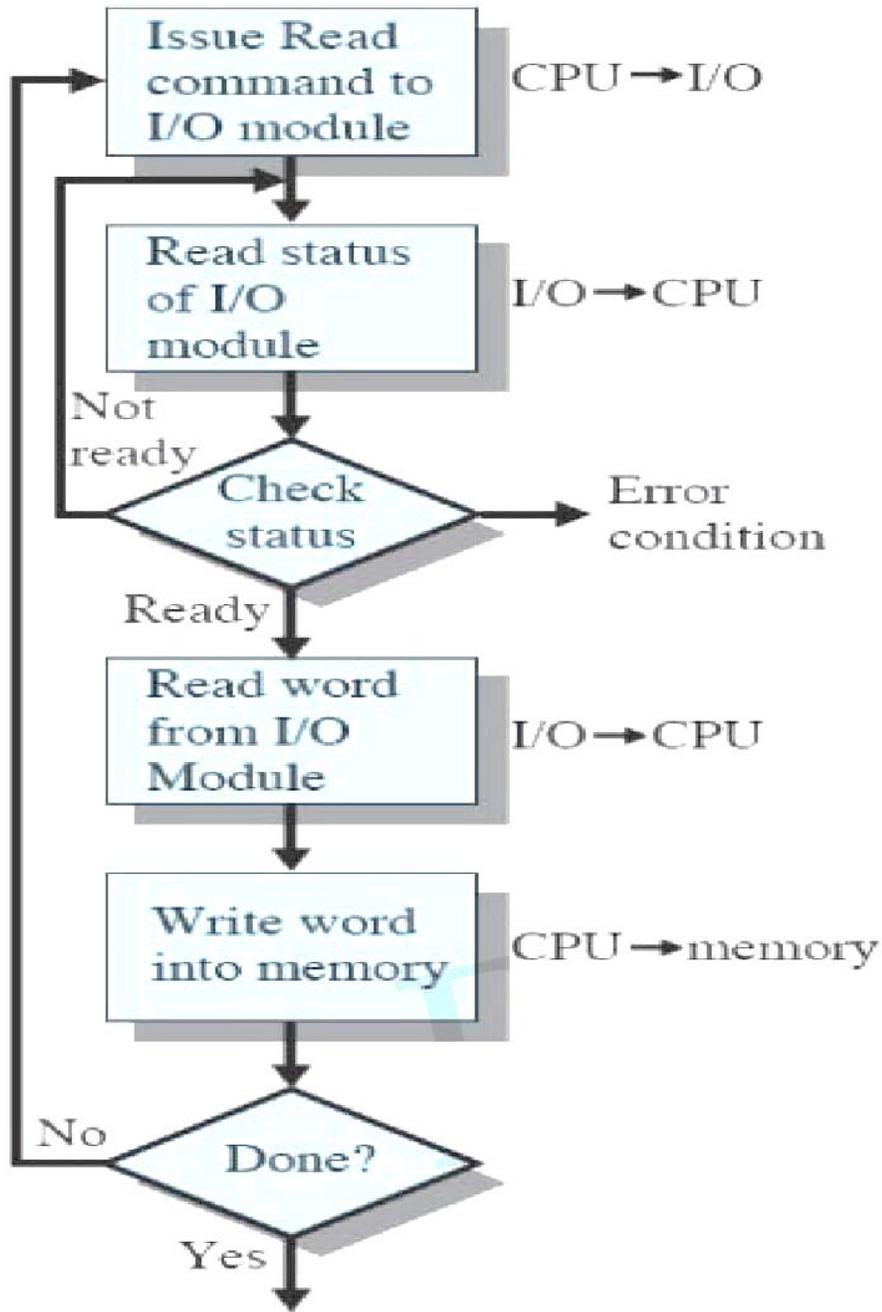
۲- ورودی-خروجی وقفه دهنده (Interrupt I/O)

۳- دستیابی مستقیم به حافظه (DMA)

ورودی-خروجی برنامه نویسی شده (Programmed I/O)

در این روش انتقال هر قلم داده بین دستگاه های I/O و حافظه مستلزم اجرای دستورالعمل توسط پردازنده است و تبادل داده بین یک ثبات پردازنده و یک ثبات واسط متصل به I/O می باشد. یعنی در این روش وسایل I/O قادر به دستیابی مستقیم به حافظه نیستند.

❖ مشکل عمده این روش این است که پردازنده باید در حلقه انتظار باقی بماند. و تا زمانیکه واحد I/O برای انتقال داده آماده نباشد این انتظار وجود دارد. پس باعث اتلاف چشم گیر در وقت پردازنده خواهد شد.



ورودی-خروجی وقفه دهنده (Interrupt I/O)

در این روش برخلاف روش برنامه نویسی شده پردازنده مداوم عمل بررسی وجود داده را انجام نمی دهد و اعلام نیاز از طرف وسایل I/O به پردازنده داده می شود. که این کار از طرف واسطه وسیله I/O به پردازنده داده می شود لذا پردازنده از حلقه انتظار برای دریافت اعلام نیاز و هم چنین از وقت تلف شده جهت تست آمادگی دستگاه های I/O رهایی می یابد و این مدت زمان برای پردازش دستورات برنامه های در حال اجرا صرف می شود.

در این روش:

□ هنگامیکه یک وسیله I/O سیگنال وقفه را فعال می کند، پردازنده اجرای دستورالعمل جاری را کامل می کند و سپس به زیرروال سرویس وقفه انشعاب می کند

هنگامیکه سیگنال سرویس وقفه از طرف یک وسیله I/O فعال می شود، پردازنده ابتدا باید آدرس محل وقوع را شناسایی و سپس به آن سرویس دهی کند برای اینکار دو روش وجود دارد:

۱- **وقفه غیربرداری:** در این روش آدرس انشعاب هنگام وقوع وقفه مکان ثابتی در حافظه می باشد یعنی تمامی وقفه ها دارای روال مشترکی هستند

۲- **وقفه برداری:** هر منبع وقفه دهنده دارای یک روال وقفه خاص خود می باشد که هنگام وقوع وقفه آدرس انشعاب را مشخص می کند

وقفه اولویت دار: وقفه اولویت دار سیستمی است که اولویت را برای انواع منابع متقاضی وقفه مشخص می کند تا بدین ترتیب مشخص کند که کدام یک از منابع با تقاضای همزمان، ابتدا سرویس دهی شود. ایجاد اولویت به وقفه می تواند نرم افزاری یا توسط سخت افزار انجام شود:

۱- رویه همه پرسی **polling**

۲- اولویت زنجیره ای

۳- وقفه اولویت دار موازی

(رویه همه پرسی)

در این روش اولویت به طریق نرم افزاری انجام می شود، و یک آدرس انشعاب مشترک برای تمامی وقفه ها وجود دارد. برنامه ای که مراقبت از وقفه ها را برعهده دارد از آدرس انشعاب شروع شده و به تمام منابع بطور متوالی رجوع می کند. در واقع ترتیب مراجعه، اولویت را مشخص می کند. و هر منبعی که هنگام تست اعلام وقفه کند کنترل به روال سرویس وقفه آن مراجعه می کند.

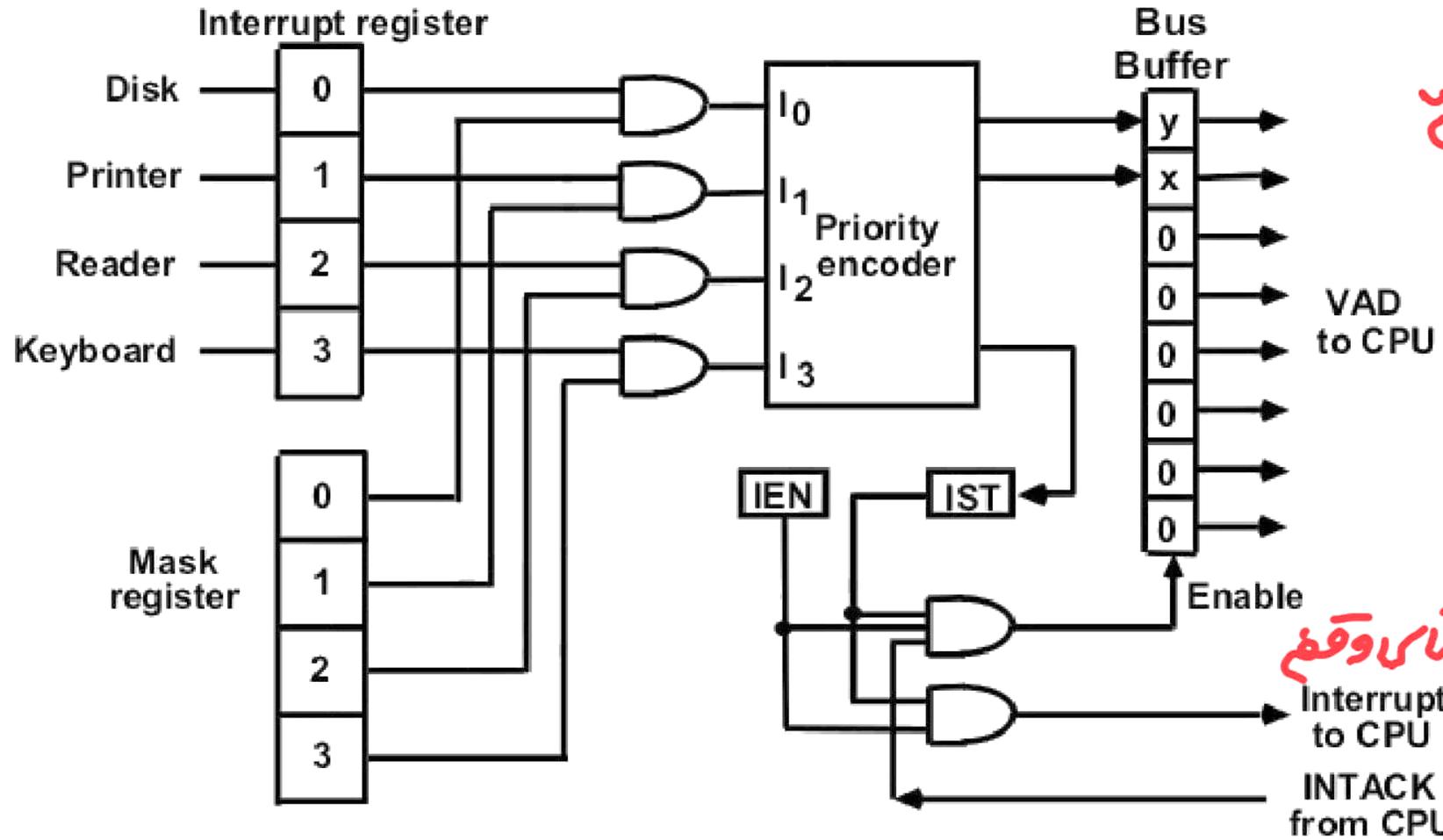
عیب این روش این است که اگر وقفه های زیادی وجود داشته باشد ممکن است زمان لازم برای مراجعه و همه پرسی از آنها از زمان سرویس دهی به وسایل I/O بیشتر باشد.

I_3	I_2	I_1	I_0	x	y
0	1	0	1	0	1
0	1	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

→ 10

(وقفه اولویت دار موازی)

این روش نیز بطریق سخت افزاری انجام می شود.



y x ○ ○ ○ ○ ○ ○ ○ ○

تقاضای وقفه

Interrupt to CPU
INTACK from CPU

تصدیق وقفه

Inputs				Outputs			Boolean functions
I_0	I_1	I_2	I_3	x	y	IST	
1	d	d	d	0	0	1	$x = I_0' I_1'$ $y = I_0' I_1' + I_0' I_2'$ $(IST) = I_0 + I_1 + I_2 + I_3$
0	1	d	d	0	1	1	
0	0	1	d	1	0	1	
0	0	0	1	1	1	1	
0	0	0	0	d	d	0	

(دسترسی مستقیم به حافظه)

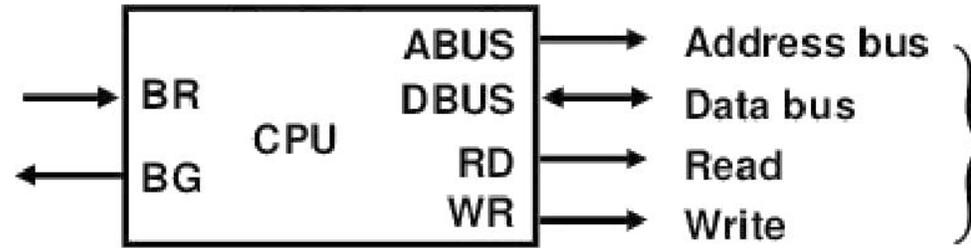
DMA

انتقال داده بین یک وسیله ذخیره سازی سریع و حافظه اغلب بوسیله سرعت پردازنده محدود می شود. حذف پردازنده از مسیر و ایجاد امکان کنترل مستقیم گذرگاه حافظه توسط وسیله جانبی سرعت انتقال را بهبود می بخشد و پردازنده می تواند در خلال آماده شدن داده ها به اجرای دستورات دیگر که به این داده ها نیاز ندارند پردازد. به این تکنیک دسترسی مستقیم به حافظه (DMA) می گویند.

سیگنال های گذرگاه پردازنده برای انتقال DMA

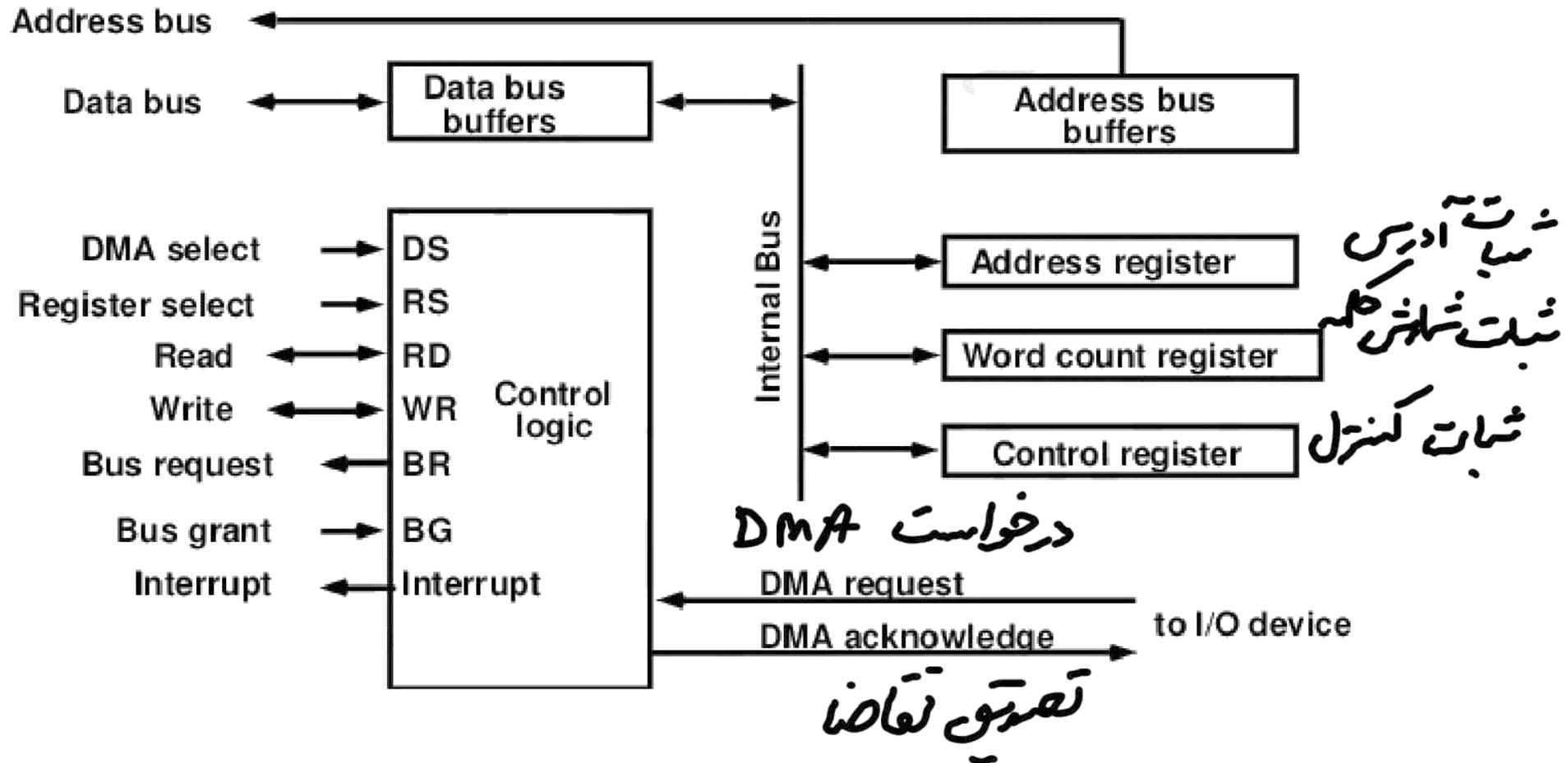
درخواست گذرگاه

Bus request
Bus granted



High-impedance
(disabled)
when BG is
enabled

کنترل کننده DMA

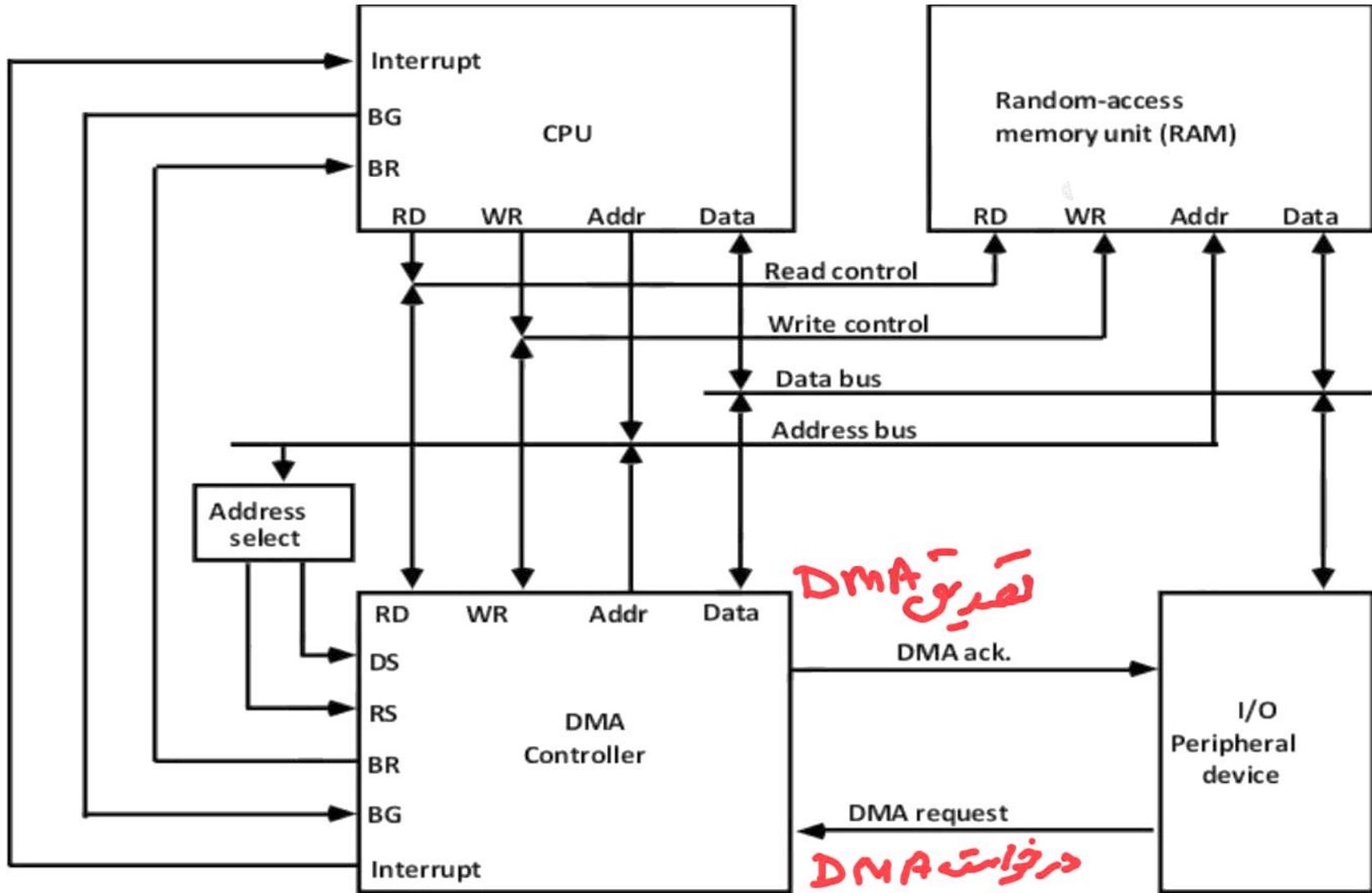


در روش DMA انتقال اطلاعات بین حافظه و I/O به دو طریق انجام می شود:

۱- انتقال یکباره (Burst Transfer): در این روش یک بلوک پیوسته متشکل از کلمات حافظه با حاکمیت DMA بر گذرگاه منتقل می شود. این روش برای وسایل I/O سریع مناسب است، تا پایان انتقال کامل بلوک، گذرگاه در اختیار کنترل کننده DMA است.

۲- سرقت سیکل (Cycle Stealing): در این روش کنترل کننده DMA هر بار یک کلمه داده منتقل می کند. و گذرگاه را در اختیار پردازنده قرار می دهد و پردازنده عملکرد خود را به اندازه یک سیکل حافظه به تاخیر می اندازد، تا کنترل کننده DMA هر بار بتواند انتقال را انجام دهد.

کنترل کننده DMA



■ مثال (۲): یک کنترل کننده DMA کلمه های ۸ بیتی را با استفاده از سرقت سیکل به حافظه منتقل

می کند اگر وسیله ارسال کننده این کلمات، کاراکترها را با سرعت ۲۴۰۰ کاراکتر در ثانیه ارسال نماید

و فاز برداشت و دیکد و اجرای هر دستورالعمل در پردازنده، بطور متوسط $3/333$ پالس طول بکشد با

فرض فرکانس ساعت ۱ گیگاهرتز برای پردازنده، سرعت کار پردازنده در اثر استفاده از DMA چه

تغییری می کند؟

$$T = \frac{1}{f} = \frac{1}{10^9} = 10^{-9} \text{ s}$$

$$\text{زمان اجرای دستور} : 3.333 \times 10^{-9} \text{ s}$$

$$\Rightarrow \text{زمان اجرا دستور (DMA)} : \frac{3.333}{10^9} + \frac{1}{2400} \text{ s}$$

$$\text{زمان استعمال DMA} = \frac{1}{2400} \text{ s}$$

$$\frac{3.333}{\cancel{10^9}} = \frac{8000}{10^9 + 8000} \approx 8 \times 10^{-6}$$

$$\frac{10^9 + 8000}{\cancel{10^9} \times 2400}$$